

Erteilt auf Grund des Ersten Überleitungsgesetzes vom 8. Juli 1949

(WiGBl. S. 175)

BUNDESREPUBLIK DEUTSCHLAND



AUSGEGEBEN AM
3. JANUAR 1963

DEUTSCHES PATENTAMT

PATENTSCHRIFT

Nr. 975 966

KLASSE 42 m GRUPPE 14

INTERNAT. KLASSE G 06 f —————

p 47346 IX c / 42 m D

Dipl.-Ing. Konrad Zuse, Neukirchen (Kr. Hünfeld)

ist als Erfinder genannt worden

Zuse K. G., Bad Hersfeld

Rechenmaschine zur Durchführung von arithmetischen Rechenoperationen

Patentiert im Gebiet der Bundesrepublik Deutschland vom 30. Juni 1949 an

Patentanmeldung bekanntgemacht am 20. März 1952

Patenterteilung bekanntgemacht am 6. Dezember 1962

Die Erfindung betrifft eine Rechenmaschine zur Durchführung von arithmetischen Rechenoperationen unter Aufteilung jeder Rechenoperation in mehrere Teiloperationen, die in getrennten Teilrechenvorrichtungen durchgeführt werden. Derartige durch Lochkarten gesteuerte Multiplikationsmaschinen sind bereits bekannt, wobei Mittel vorgesehen sind, um bei Beendigung der eine Aufgabe betreffenden Maschinenspiele bereits die Einführung der Faktoren für eine neue Multiplikationsaufgabe in die Aufnahmewerke zu ermöglichen, während noch die Resultatregistrierung für die voraufgegangene Aufgabe erfolgt.

Demgegenüber ist die Erfindung dadurch gekennzeichnet, daß zur periodischen Durchführung aufeinanderfolgender gleichartiger Rechenoperationen die zu einer Rechenoperation gehörenden

Teiloperationen in Abhängigkeit von einer Steueranordnung nacheinander auf verschiedenen Teilrechenvorrichtungen durchgeführt werden, wobei einerseits von der einen Teilrechenvorrichtung die Zwischenergebnisse auf die nächste Teilrechenvorrichtung übertragen werden und andererseits mit der nächsten Rechenoperation bereits begonnen wird, nachdem die erste Teiloperation der vorhergehenden Rechenoperation auf der ersten Teilrechenvorrichtung beendet ist, so daß mehrere voneinander unabhängige Rechenprozesse gleichzeitig mit einem Phasenschub von der Zeitdauer der Durchführung einer Teiloperation durchgeführt werden.

Es ist auch schon eine durch Lochkarten gesteuerte, druckende Rechenmaschine bekannt, die mehrere gleichzeitig arbeitende Rechenwerke enthält, in welchen z. B. zur Berechnung von Reihen von-

einander abhängige Teiloperationen durchgeführt werden. Dagegen werden bei der Erfindung in den einzelnen Teilrechenwerken mehrere voneinander unabhängige arithmetische Rechenoperationen gleichzeitig, jedoch zeitlich gestaffelt durchgeführt, so daß eine erhebliche Geschwindigkeit bei der Durchführung von gleichartigen Rechenoperationen mit umfangreichem Datenmaterial erzielt wird.

Die Rechenmaschine gemäß der Erfindung eignet sich besonders zur Steuerung durch Lochkarten oder durch ähnliche Elemente, welche der Vorrichtung die Zahlen zuführen und auf welche die errechneten Werte wiederum zurückübertragen werden, wobei diese Übertragungen mechanisch, elektrisch oder durch sonstige technische Mittel bewirkt werden können. Im folgenden wird der Einfachheit halber allgemein von Lochkarten gesprochen und hierfür ein Ausführungsbeispiel der Erfindung gegeben, wobei betont werden muß, daß der Erfindungsgedanke selbstverständlich nicht auf Lochkarten beschränkt ist, indem an Stelle der Lochkarten beliebige andere Angabenträger treten können.

Der Vorteil der Rechenmaschine gemäß der Erfindung liegt darin, daß mit der Durchführung weiterer Operationen bereits begonnen werden kann, bevor die laufenden Operationen abgeschlossen sind, da die einzelnen Werke (z. B. Additionswerke) sofort wieder für die nächste Operation verfügbar sind, nachdem sie im Rahmen der vorhergehenden Rechenoperation ihre Funktion erfüllt haben. In einem solchen Multiplikationswerk können daher so viel Multiplikationen gleichzeitig laufen, wie Additionswerke vorhanden sind. Diese Methode bedingt, daß die einzelnen gleichzeitig laufenden Rechnungen voneinander unabhängig sind. Daraus ergibt sich die besondere Eignung der Vorrichtung zur Steuerung durch Lochkarten, da die Rechenoperationen für die einzelnen Karten im allgemeinen unabhängig voneinander sind.

Der Erfindungsgedanke wird an zwei Ausführungsbeispielen demonstriert, wobei das eine Beispiel eine im Dualsystem, das andere Beispiel eine im Dezimalsystem arbeitende Vorrichtung darstellt. Beide Ausführungen haben weitgehend gemeinsame Teile.

Konstruktiv sind die gezeigten Ausführungsbeispiele nach dem Relaisprinzip ausgeführt. Als Relais-technik kann grundsätzlich jede der bekannten Techniken benutzt werden. Die Darstellung der einzelnen Teile erfolgt, wie weiter unten besprochen, mit Hilfe »abstrakter Schaltungen«, d. h. solcher Schaltungen, welche sich an keine spezielle konkrete Relais-technik anlehnen.

In den Fig. 1 bis 26 sind die Ausführungsbeispiele schematisch dargestellt. Es zeigt

- Fig. 1 den Gesamtüberblick,
- Fig. 2 a bis 2 i Schaltsymbole und -glieder,
- Fig. 3 eine Verschiebungsschaltung im Verteiler,
- Fig. 4 einen Stellenbegrenzer im Verteiler,
- Fig. 5 einen Verteiler,
- Fig. 6 ein Speicherwerk,
- Fig. 7 eine Übersicht über ein Rechenwerk,

Fig. 7 a ein Schema einer Multiplikation im Dualsystem, 65

Fig. 7 b ein Schema einer Division im Dualsystem,

Fig. 8 eine Verzögerungskette,

Fig. 9 eine steuerbare Verzögerungskette,

Fig. 10 ein Additionswerk im Dualsystem, 70

Fig. 11 ein einzelnes Additionswerk des Rechenwerkes,

Fig. 12 ein einzelnes Additionsaggregat des Rechenwerkes,

Fig. 13 eine Einstellung der Dividenden, 75

Fig. 14 ein Rechenwerk im Dualsystem,

Fig. 15 eine Stellenverschiebungsschaltung im Dezimalsystem,

Fig. 16 ein Additionswerk im Dezimalsystem,

Fig. 17 Supplementbilder für Dezimalzahlen, 80

Fig. 18 ein Verdopplungswerk für Dezimalzahlen,

Fig. 19 ein Verdopplungswerk für Dezimalzahlen,

Fig. 20 den Hauptspeicher, 85

Fig. 21 die Gesamtschaltung,

Fig. 22 a bis 22 f eine Phasenaufteilung von Rechenoperationen,

Fig. 23 a und 23 b ein Schema einer Multiplikation im Dezimalsystem, 90

Fig. 24 a und 24 b ein Schema einer Division im Dezimalsystem,

Fig. 25 ein Ablaufschema einer Rechnung,

Fig. 26 ein Ablaufschema einer Rechnung.

Fig. 1 zeigt: Die Lochkarten werden dem Abfühlmehanismus 1 in bekannter Weise von einem Zuführstapel 1001 zugeführt. Hierauf können sie jedoch nicht wie üblich direkt zum »Locher« 3 geleitet werden, sondern müssen über einen Kartenverzögerer 2 geleitet werden, der die Karten mit einstellbarer Verzögerung an den Locher 3 weitergibt. Diese Verzögerung ist erforderlich, da die Rechenprozesse für die einzelnen Lochkarten sich zeitlich überschneiden, so daß entsprechend der Anzahl der gleichzeitig im Rechenwerk laufenden Rechenprozesse eine Anzahl von weiteren Karten abgeführt werden muß, bevor die Resultate, welche in die erste Karte eingelocht werden sollen, errechnet sind. Der Kartenverzögerer ist symbolisch durch einen Kettenförderer 1005 dargestellt. An Stelle dieser Vorrichtung können auch andere, die gleiche Aufgabe erfüllende Mechanismen treten. Vom Locher gelangen die Karten in einen Ablagestapel 1003.

Sämtliche von den Karten abgeführten Werte werden zunächst durch Glieder 101 . . . 104 gleichzeitig auf einen »Verteiler« 6 übertragen, von wo aus sie, aufgeteilt in einzelne Zifferngruppen, auf einen »Vorspeicher« 8 übertragen werden. Von diesem Vorspeicher werden die durch Zifferngruppen dargestellten Zahlen nacheinander nach Maßgabe der durchzuführenden Rechenoperationen über Glieder 111, 112, 113, 115 auf das »Rechenwerk« 10 übertragen. Teil 12 ist eine Vorrichtung zur Bildung des Supplements. Der Hauptbestandteil des Rechenwerkes sind hintereinandergeschaltete »Ad-

ditionsaggregate« 15. Mit diesen sind »Standwertglieder« 14 verbunden, welche z. B. bei der Multiplikation die Einstellung des Multiplikanden auf die Additionswerke bewirken. Die Glieder 16 dienen der Zuführung des Multiplikators, durch dessen Ziffern die einzelnen Additionen gesteuert werden, wobei im Rhythmus der durchlaufenden Rechnung diese Ziffern mit verschiedener Verzögerung auf die einzelnen Werke übertragen werden, wonach das Produkt auf die auslaufenden »Produktglieder« 116 übertragen wird. Entsprechend dienen bei der Division die Glieder 17 der Aufnahme des Quotienten, dessen Ziffern im Laufe der einzelnen Operationen gebildet werden, wobei die Ziffern ebenfalls mit verschiedener Verzögerung auf die auslaufenden »Quotientenglieder« 117 übertragen werden.

Teil 18 ist der »Hauptspeicher«, auf welchen über die Glieder 118 die im Rechenwerk gebildeten Zwischenwerte übertragen werden können und von dem aus diese Werte über Glieder 119 wieder auf das Rechenwerk übertragen werden können.

Teil 7 ist ein Verteiler und entspricht Teil 6. Er überträgt die zu lochenden Werte auf den Lochmechanismus 3 mit steuerbarer Lage der Werte auf die Lochkarte.

Die Gesamtanlage wird durch ein »Programmwerk« 11 gesteuert. Auf einem umlaufenden Lochstreifen 1004 sind die einzelnen für die jeweils laufende Rechnung erforderlichen Operationen in verschlüsselter Form enthalten, wodurch über Verbindungsglieder (strichpunktiert gezeichnet) an den einzelnen Teilen des Gerätes die erforderlichen Operationen ausgelöst werden.

Fig. 2 zeigt die bei der weiteren Darstellung verwendeten Schaltungssymbole. Fig. 2a ist die Darstellung einer einfachen Schaltung. Sie entspricht dem aussagenlogischen Ansatz:

$$(p_1 \sim p_2) \& p_3 \& \bar{p}_4 \ddot{a}q p_5.$$

$p_1 \dots p_4$ sind Steuerglieder, J_0 ist ein Impulsanschluß. p_5 ist das Endglied. In einer Schaltung mit elektromagnetischem Relais sind die Glieder $p_1 \dots p_4$ als elektromagnetische Relais ausgebildet, wobei p_1 und p_2 Umschaltkontakte 1501 und 1502 haben, p_3 einen Arbeitskontakt 1503 und p_4 einen Ruhekontakt 1504. J_0 entspricht einem spannungsführenden Pol. p_5 ist eine Leitung, welche je nach dem Schaltzustand der Relais an Spannung liegt oder nicht.

In der mechanischen Schaltgliedtechnik sind die Glieder $p_1 \dots p_4$ (Fig. 2g, 2h, 2i) Steuerglieder, welche mechanische Steuerglieder 1501...1504 steuern, wobei den elektrischen Umschaltkontakten mechanische »Umschaltglieder« 15010, 1501, 15011/15010, 1502, 15011 (Fig. 2g), den elektrischen Arbeitskontakten mechanisch »positiv arbeitende Schaltglieder« 15030, 1503, 15031 (Fig. 2h) oder 1503, 15030, 15040 (Fig. 2i) und den elektrischen Ruhekontakten mechanisch »negativ arbeitende Schaltglieder« 1504, 15040, p_5 (Fig. 2i) entsprechen. Der Impulsanschluß J_0 ent-

spricht in der mechanischen Schaltgliedtechnik einem periodisch durch mechanische Getriebe bewegten Impulsmitglied. p_5 ist ebenfalls ein mechanisches (»bewegtes«) Glied, welches wiederum bei anderen Schaltgliedern als »steuerndes« Glied wirken kann. Die mit $W-W$ bezeichneten Trennlinien stellen die Anschlußflächen der Fig. 2h oder 2i an den mit der entsprechenden Bezeichnung versehenen Teil der Fig. 2g dar. Im Falle einer Kombination der durch die Fig. 2g und 2h erfaßten Glieder werden nur die die Steuerteile p_1, p_2, p_3 in sich einschließenden Kontakte durch eine mechanische Schaltgliedkette dargestellt. Die mit den Trennlinien $W-W$ zusammengefügt Fig. 2g und 2i entsprechen einer mechanischen Verkörperung der gesamten Schaltung gemäß Fig. 2a. Die um die Schaltglieder in Fig. 2a gezeichneten Kreise sind kein notwendiger Bestandteil der Darstellung. Sie dienen nur der erleichterten Kennzeichnung der Schaltglieder durch Nummern. Für die Verbindungselemente zwischen den einzelnen Schaltgliedern, welche den Leitungen bei elektrischen Schaltungen entsprechen, wird im folgenden allgemein die Bezeichnung »Glieder« bzw. »Glieder« benutzt, weil für die praktische Ausführung des besprochenen Gerätes in erster Linie die mechanische Schaltgliedtechnik in Frage kommt. Es sind jedoch ebensogut Verbindungen zwischen verschiedenen Relais-Techniken denkbar, z. B. derart, daß für Übertragungen elektrische Leitungen verwendet werden und für die eigentlichen Rechenwerke Sätze mechanischer Schaltglieder. Die Verbindung zwischen mechanischen und elektrischen Gliedern müssen dann einerseits mit Hilfe von durch mechanische Glieder gesteuerten Kontakten und andererseits mit Hilfe von Magneten, welche auf mechanische Glieder einwirken, durchgeführt werden. Derartige Konstruktionselemente sind allgemein bekannt und bedürfen keiner besonderen Erklärung.

Einzelne Striche können einzelne Glieder, jedoch auch die Zusammenfassung mehrerer Glieder darstellen. Fig. 2b zeigt die Darstellungsweise einer Gruppe von vier getrennten Gliedern, welche links einzeln gezeichnet, rechts jedoch durch eine gemeinsame Linie dargestellt sind. Durch das Zeichen $4x$ wird angedeutet, daß die einfach gezeichnete Linie tatsächlich vier Gliedern entspricht. Die Zusammenfassung wird durch eine Klammer 1505 angedeutet. Fig. 2c zeigt die symbolische Darstellungsweise für den Fall, daß eine Gruppe von z. B. drei Gliedern, welche durch eine einfache Linie dargestellt ist, durch Schaltglieder 1506 unterbrochen ist, welche alle durch ein gemeinsames Glied 1507 gesteuert werden. Links ist die symbolische zusammengefaßte Darstellungsweise, rechts die auseinandergezogene Darstellungsweise gegeben.

Das in Fig. 2d gezeigte Schaltungssymbol ist der »Wirkungspfeil«. Der Pfeil 1508 zeigt dort an, daß wohl eine Übertragung von links nach rechts, nicht aber umgekehrt möglich ist. Rechts ist der Fall gezeigt, daß ein durch eine senkrechte Linie gekennzeichnetes Glied 1509 auf ein durch eine waagerechte Linie gekennzeichnetes Glied 1510 ein-

wirkt, jedoch nicht umgekehrt. Links vom Gleichheitszeichen ist die symbolische Darstellungsweise, rechts die tatsächliche Wirkungsweise zu sehen.

Fig. 2e zeigt das Schaltungssymbol für eine »Verzögerungskette«. Ein einlaufender Impuls wird dabei je nach Länge dieser Kette mit Verzögerung am anderen Ende der Kette wieder herausgegeben. Eine auseinandergezogene »abstrakte« Schaltung hierzu zeigt Fig. 8, wobei jedoch eine solche Kette von beliebiger Länge sein kann.

Fig. 2f zeigt ein »Löschglied«. Hierzu muß zunächst gesagt werden, daß bei der symbolischen Darstellung der Schaltungen keine Selbsthaltekreise u. dgl. gezeigt werden. Es wird im allgemeinen angenommen, daß die Glieder, nachdem sie geschaltet sind, in dieser Stellung bzw. diesem Zustand so lange bleiben, bis sie anschließend als Steuerglieder in anderen Schaltungsteilen ihre Funktion erfüllt haben, und daß sie dann wieder ihre Grundstellung einnehmen. Elektromagnetisch läßt sich dies leicht durch impulsgesteuerte Selbsthaltekreise erreichen. Mechanisch ergibt sich dies z. B. aus der zwangläufigen Rückkehr der betreffenden Glieder innerhalb jedes Maschinenspiels oder durch besondere Löschimpulse. Nun gibt es jedoch Glieder, welche ihre Stellung über den unmittelbar anschließenden Schaltvorgang hinaus behalten müssen, z. B. Speicherglieder. Diese bedürfen eines besonderen Löschimpulses. Das Symbol für ein derartiges Löschglied zeigt Fig. 2f. Das Glied t ist ein Glied, welches nicht sofort, sondern erst beim Schalten eines Gliedes s wieder auf die Grundstellung gebracht wird.

Die Fig. 3, 4, 5 zeigen die Schaltung für den Verteiler 6 (Fig. 1). In dem Ausführungsbeispiel wird angenommen, daß die einzelnen Lochpunktstellen einer Lochkarte zu »Vierergruppen« zusammengefaßt sind, von welchen jede z. B. der Darstellung einer Gruppe von vier Dualziffern oder einer einzelnen Dezimalziffer, welche als vierstellige Dualzahl dargestellt ist, dienen kann. Bei den bekannten Lochkartenverfahren ist es allerdings üblich, eine Dezimalziffer durch sechs bzw. zehn Lochpunktstellen darzustellen (eine Spalte einer Lochkarte). In diesem Fall muß eine Umschlüsselung der Dezimalziffern auf Ja-Nein-Wert-Kombinationen von Vierergruppen vorgenommen werden. Diese Umformung ist nicht Gegenstand der vorliegenden Erfindung. Es wird im folgenden angenommen, daß entweder mit Dualzahlen gearbeitet wird, welche schon auf den Lochkarten vorhanden sind und die Resultate wieder als Dualzahlen gelocht werden, oder daß bei Verwendung von Zahlensystemen höherer Basis, z. B. dem Dezimalsystem, die einzelnen Ziffern als Dualzahlen dargestellt sind, beim Dezimalsystem also durch vier Lochpunktstellen. Auf einer Lochkarte sind jeweils mehrere Vierergruppen (Spalten) zu »Feldern« zusammengefaßt, welche der Darstellung einer Zahl dienen; so können z. B. sechs Vierergruppen der Darstellung einer sechsstelligen Dezimalzahl dienen. Die Einteilung der Lochkarten in solche, einzelnen Zahlen zugeordnete Felder kann

beliebig gewählt werden. Die Aufgabe des Verteilers besteht darin, eine solche Zahl von einem beliebigen Feld einer Lochkarte auf zum Vorpeicher 8 führende »Einstellglieder« 110 zu übertragen. Dabei können im Ausführungsbeispiel diese Glieder 110 höchstens acht Vierergruppen, also z. B. eine achtstellige Dezimalzahl fassen. Es muß nun zunächst Lage und Stellenanzahl der zu übertragenden Zahl auf der Lochkarte gekennzeichnet werden, wobei unter Stellenanzahl in diesem Zusammenhang die Anzahl der zur Zahl gehörenden Vierergruppen verstanden werden soll. Diese Kennzeichnung wird gegeben erstens durch die Lage, d. h. die Nummer der Vierergruppe (0...15; 101.0...101.15 in Fig. 3), auf der die der niedrigsten Stelle (am weitesten rechts) zugeordnete Ziffer der zu übertragenden Zahl liegt, und zweitens durch Angabe der Stellenanzahl dieser Zahl.

Fig. 3 zeigt das Schaltschema der Übertragungen (Verschiebungsschaltung) von den Lochpunktstellen 101 der Lochkarten bzw. den Abfühlelementen, welche diesen Lochpunktstellen zugeordnet sind, auf die »Zwischenübertragungsglieder« 106. Die Schaltung ist so aufgebaut, daß die Übertragungen über Verzweigungen von Umschaltgliedern laufen. Diese Umschaltglieder bewirken Verschiebungen derjenigen Ja-Nein-Werte (Dualziffern) 101, welche jeweils mit den Zwischenübertragungsgliedern 106 verbunden sind. Diese Verschiebung wird durch »Lage-Einstellglieder« 902 gesteuert. Ordnet man den Gliedern 902.0...902.3 eine vierstellige Dualzahl zu, wobei die niedrigste Stelle dieser Dualzahl dem Glied 902.0 und die höchste dem Glied 902.3 zugeordnet ist und wobei ferner, wie im folgenden angenommen, die Dualziffer 0 der nicht geschalteten, die Dualziffer 1 (= 1) der geschalteten Stellung des der Ziffer zugeordneten Gliedes entspricht, so gibt diese Dualzahl an, mit welcher Lochpunktstelle 101. i das Glied 106.0 verbunden ist. Bei Einstellung der Dualzahl 0 ist 106.0 mit 101.0 verbunden. Dementsprechend kann man bei 902 die Lage der niedrigsten Stelle einer Zahl auf den Lochkarten einstellen, wobei die Ziffer dieser Stelle einschließlich der davorliegenden sieben weiteren Ziffern auf die Zwischenübertragungsglieder 106 übertragen wird. In einem Ausführungsbeispiel von Fig. 3 sind nur sechzehn Lochpunktstellen entsprechend sechzehn Vierergruppen einer Lochkarte vorgesehen, das Prinzip ist jedoch auf beliebige Anzahlen von Vierergruppen ausdehnbar, wobei die Anzahl der Lageeinstellglieder 902 entsprechend vermehrt werden muß. Diese Verschiebungsschaltung ist in Fig. 3 für jeweils eine Lochpunktstelle jeder Vierergruppe gezeichnet. Um alle Lochpunktstellen einer Vierergruppe zu erfassen, müssen vier solcher Schaltungen parallel arbeiten (Fig. 5).

Fig. 4 zeigt den Mechanismus zur Einstellung der Stellenanzahl der zu übertragenden Zahl. In Fig. 3 wirken die Glieder 101 indirekt über Schaltglieder 105 auf die Glieder 106. Auf die Glieder 105 wirkt die in Fig. 4 gezeichnete Schaltung, und zwar derart, daß nur ein Teil der Glieder 105.0...

105.7 geschaltet wird, falls die von den Lochkarten abgefühlten Ziffernfolgen weniger als acht Ziffern haben. Diese Stellenbegrenzung wird durch die »Stellenanzahl-einstellglieder« 903 gesteuert, an

5 welchen die Anzahl der Ziffern minus Eins eingestellt wird.

Von einem Impulsanschluß J aus kann jeweils eines der Glieder 310.0...310.7 geschaltet werden.

Fig. 5 zeigt die Zusammenstellung der in Fig. 3 und 4 gezeigten Vorrichtungen zum Verteiler. Die Lochpunktstellen der Lochkarten sind mit K bezeichnet. Die in der Zeichnung waagrecht nebeneinanderliegenden vier Lochpunktstellen gehören einer Vierergruppe an. Die in der Zeichnung senkrecht untereinanderliegenden Lochpunktstellen gehören einer Lochpunktreihe an und haben je eine gemeinsame Verschiebungsschaltung 4.3, 4.2, 4.1, 4.0. An dieser wird durch die gemeinsamen Lage-einstellglieder 902 die kommandierte Verschiebung

20 eingestellt. Der in Fig. 4 gezeigten Stellenbegrenzungsschaltung entspricht Teil 5, auf das die Stellenanzahl-einstellglieder 903 wirken. Die aus den Teilen 4.3...4.0 auslaufenden Glieder 106...109 sind zu der obenerwähnten, insgesamt aus

25 zweiunddreißig »Einstellgliedern« bestehenden Gliedergruppe 110 zusammengefaßt, durch welche die von den Lochkarten abgefühlten Kombinationen auf den Vorspeicher 8 (Fig. 1) übertragen werden.

Der in Fig. 6 gezeigte Vorspeicher ist ein Speicherwerk von einem Typ, wie er unter Verwendung der in den Fig. 2g, 2h, 2i gezeigten Glieder gestaltbar ist. An den »Einstellgliedern« 110 werden die zu speichernden Kombinationen von Ja-Nein-Werten eingestellt (nur für zwei Dualstellen gezeichnet), an den »Ablesegliedern« 111 werden die aus den Speicherzellen entnommenen Kombinationen herausgegeben, im folgenden als »Ablesen« bezeichnet. Das Speicherwerk ist im

30 Ausführungsbeispiel nur für vier »Zellen«, d. h. zur Aufnahme von vier Zahlen gezeichnet. Die Zellen werden durch »Speicherrufnummernglieder« 905 und »Ableserufnummernglieder« 906 ausgewählt.

Beim Speichern wird sowohl das »Speicherkommandoglied« 905.0 geschaltet als auch an den Speicherrufnummerngliedern 905 die Nummer der Speicherzelle (als Dualzahl) eingestellt. Dadurch wird das der eingestellten Zellennummer zugeordnete »Speichereinschwenkglied« 320.0...320.3

50 geschaltet, wodurch in der betreffenden Zelle die Stellungen der Einstellglieder 110 auf »Speicherträgerglieder« 1700... übertragen werden. Durch »Löschglieder« 2001... werden vorher die Speicherträgerglieder 1700... der angerufenen Zelle in

55 die Grundstellung gebracht und dadurch die vorher auf der gleichen Zelle gespeicherte Kombination gelöscht.

Beim Ablesen wird sowohl das »Ablesekommandoglied« 906.0 geschaltet als auch an den Ableserufnummerngliedern 906 die Nummer der »abzulesenden« Speicherzelle eingestellt. Dadurch wird das der eingestellten Rufnummer zugeordnete »Ableseübertragungsglied« 321.0...321.3 geschal-

65 tet, wodurch die auf den Speicherträgergliedern 1700... der angerufenen Zelle gespeicherte Kombination auf »Ableseglieder« 111 übertragen wird.

Die Fig. 7 bis 12 zeigen ein Ausführungsbeispiel für ein im Dualsystem arbeitendes Rechenwerk (Teil 10 in Fig. 1). Es ist mit sechzehn Additionsaggregaten 15.1...15.16 ausgeführt (in Fig. 1 sind nur acht Additionsaggregate gezeichnet).

Den Aufbau dieser Aggregate 15.1...15.16 zeigen die Fig. 10, 11, 12. Fig. 10 zeigt als Hauptbestandteil eines Aggregats ein vierstelliges Additionswerk im Dualsystem, wie es mit den in den Fig. 2a bis 2i gezeigten Schaltgliedern und weiteren auf diese abgestimmten Teilen gebaut werden kann. An den »Summandeneinstellgliedern« $a_0...a_3$ wird der eine, an den Summandeneinstellgliedern $b_0...b_3$ der andere Summand eingestellt, und die Glieder $f_0...f_3$ liefern das Resultat.

Fig. 11 zeigt eine Ergänzung des Additionswerkes durch weitere Teile. Um den »Laufwert« zu übertragen, welcher z. B. bei der Multiplikation gleich dem im Laufe der Rechnung aufzubauenden Produkt ist, sind die Additionswerke so hintereinandergeschaltet, daß die »Laufwertglieder« 135. i des einen Additionswerkes im Aggregat 15. i (Fig. 7) mit den Summandeneinstellgliedern $b_0...b_3$ des nächsten Additionswerkes im Aggregat 15. $i+1$ verbunden sind. Hierbei wird gleichzeitig eine Stellenverschiebung vorgenommen, welche im einzelnen weiter unten besprochen wird. Durch »Standwertglieder« 134. i wird auf die Summandeneinstellglieder $a_0...a_3$ des anderen Summanden der »Standwert« übertragen, welcher z. B. bei der Multiplikation gleich dem Multiplizanden ist. Fig. 11 zeigt eine Schaltung, bei der der Laufwert an den Laufwertgliedern 135.0 eingestellt wird und von hier sowohl als Summand auf das Additionswerk A übertragen werden kann als auch über Verzögerungsketten 2230...2233 direkt auf die zum nächsten Additionswerk im Aggregat 15.2 gehenden Laufwertglieder 135.1. Durch das Glied 130.15 werden Schaltglieder gesteuert, welche, falls 130.15 geschaltet ist, die Übertragung des Zwischenergebnisses aus dem Additionswerk auf die Glieder 135.1 bewirken und welche, falls 130.15 nicht geschaltet ist, die direkte Übertragung des vorhergehenden Laufwertes (ohne Addition des Standwertes) auf die Glieder 135.1 bewirken.

Fig. 12 zeigt die Schaltung des Additionsaggregates 15.1 der Fig. 7; Teil B ist die in Fig. 11 gezeigte Schaltung, jedoch für eine größere Stellenanzahl (Beispiel: zweiunddreißig Stellen). Bei 134.0 wird der Standwert hineingegeben. Er wird über eine Verzögerungskette 2160 auf die Glieder 134.1 übertragen und von dort auf Teil 15.2 (s. Fig. 7). Die Verzögerungskette ist dabei so bemessen, daß ein Zeitverzug von der Dauer einer Addition entsteht. Von 134.0 wird der Standwert außerdem auf das Additionswerk übertragen. Bei 135.0 geht der Laufwert ein. Die Übertragung des aus dem Teil B kommenden Laufwertes auf die Laufwertglieder des nächsten Teiles erfolgt mit

einer Stellenverschiebung um eine Dualstelle aufwärts (in der Zeichnung nach links). Das Glied der höchsten Stelle kann jedoch über ein Schaltglied 2173 und eine Verzögerungskette 2163 mit der niedrigsten Stelle der Glieder 135.1 verbunden werden. Die Bedeutung dieser Übertragungsmöglichkeit wird weiter unten besprochen. Der Anschluß 130.15 ist in bezug auf das Aggregat 15.1 von außen einstellbar (Ziffer des Multiplikators, s. unten). Die Bedeutung der übrigen in Fig. 12 gezeigten Glieder (132.0, 132.1, 133.0, 133.1 usw.) wird weiter unten im Zusammenhang mit den Rechenoperationen besprochen.

Das Rechenwerk ist in diesem Ausführungsbeispiel nur für die beiden Operationen Multiplikation und Division eingerichtet.

Die Multiplikation erfolgt in an sich bekannter Weise durch wiederholte Addition. Die Stellenanzahl des Multiplikators kann für eine einzelne Multiplikationsphase (das ist z. B. eine Multiplikation, bei welcher der Stellenbereich des Rechenwerkes nicht überschritten wird, s. weiter unten) höchstens gleich sechzehn sein. Jeder Stelle des Multiplikators ist eines der Aggregate 15.1 . . . 15.16 (Fig. 7, 12) zugeordnet, und zwar das Aggregat 15.1 der höchsten und das Aggregat 15.16 der niedrigsten Stelle des Multiplikators. Der Multiplikand läuft, wie bereits bei Fig. 12 gezeigt wurde, im Rhythmus der Einzeladditionen durch die einzelnen Werke hindurch, und zwar zusammen mit dem Laufwert, welcher gleich dem durch die wiederholten Additionen aufzubauenden Produkt ist. Die Stellenverschiebungen zwischen Laufwert und Multiplikand erfolgen schaltungsmäßig entsprechend Fig. 12 (Glieder 135.1). Da der Laufwert aufwärts (nach links) verschoben wird, wird also der Multiplikand relativ zu diesem abwärts, also nach rechts verschoben. Dadurch ergibt es sich, daß dem ersten Aggregat 15.1 die höchste Stelle des Multiplikators zugeordnet ist. Der Multiplikator wird bei 115 (Fig. 7) eingestellt. Die einzelnen Ziffern des Multiplikators werden über Verzögerungsketten 16.15 . . . 16.0 von verschiedener Länge an die Anschlußglieder 130.15 . . . 130.0 der Aggregate 15.1 . . . 15.16 herangeführt, wobei die Verzögerungen so bemessen sind, daß jeweils dann, wenn der Standwert (Multiplikand) und der Laufwert (Produkt) das der betreffenden Stelle des Multiplikators zugeordnete Aggregat 15.*i* erreicht haben, auch die an der betreffenden Stelle stehende Ziffer des Multiplikators dort in Aktion tritt. Wie Fig. 7 und 11 zeigen, wirken die Ziffern des Multiplikators von 115 kommend so auf die Glieder 130.*i* ein, daß der Laufwert, falls die Ziffer den Wert 0 hat (nicht geschaltet), über Schaltglieder 2251 (Fig. 11) direkt ohne Addition des Standwertes und daß er, falls die Ziffer den Wert 1 hat (geschaltet), mit Addition des Standwertes als Teilprodukt auf das nächste Aggregat übertragen wird. Das Endprodukt erscheint auf den auslaufenden Laufwertgliedern 135.16 und kann von dort als Resultat auf die Produktglieder 116 übertragen werden.

In Fig. 7a ist ein Beispiel für eine Multiplikation gegeben, wobei der Einfachheit halber die Zahl der Additionswerke auf vier und die Stellenzahl auf acht reduziert ist. Es sind also nur die Aggregate 15.1 . . . 15.4 und die Übertragungsglieder für die Ziffern des Multiplikators 130.3 . . . 130.0 dargestellt.

Die Division erfolgt ebenfalls in an sich bekannter Weise durch wiederholte Subtraktion (Addition des Supplements) des Divisors vom (zum) Dividenten bzw. dessen Rest. Der Standwert ist jetzt der Divisor, welcher als Supplement in das Rechenwerk hineingegeben wird. Die Bildung des Supplements erfolgt in Teil 12 (Fig. 1 und 7). Hierfür kann ein einfaches Additionswerk dienen, in welchem die Ziffern umgekehrt werden und die »flüchtige Eins« addiert wird. Der Laufwert ist jetzt der Divident bzw. dessen jeweiliger Rest. Im Gegensatz zur Multiplikation wird also der Laufwert nicht im Laufe der Rechnung aufgebaut, sondern vorher eingestellt und im Laufe der Rechnung abgebaut. Die Einstellung des Laufwertes (Divident) erfolgt über die Glieder 113, 135.0 (Fig. 7).

Bei der Division wird in jedem der Aggregate 15.1 . . . 15.16 geprüft, ob der Laufwert größer ist als der Standwert. Dabei ist zu beachten, daß auch bei der Division der Laufwert zwischen den Aggregaten 15.1 . . . 15.16 jeweils eine Stellenverschiebung um eine Stelle aufwärts erfährt (Fig. 11, Glieder 135.1).

Da die Subtraktion durch Addition des Supplements erfolgt, muß auch die Differenz, also die Summe aus Minuend und Supplement des Subtrahenden, als Supplement erscheinen, falls sie negativ ist. Da sämtliche höheren Stellen des als Supplement dargestellten Subtrahenden die Ziffer *L* (1) aufweisen, müssen, falls die Differenz positiv ist, durch eine über sämtliche höheren Stellen laufende Stellenübertragung in diesen Stellen die Dualziffern *L* in die Dualziffern 0 umgewandelt werden.

Beispiel

	LOOL	
-	LLL	
	00LO	
In Supplementform	...00LOOL	
	+ ...LLL0OL	
Übertrag	...LL L	
Differenz	...0000LO	

Das Schalten des höchsten Stellenübertragungsgliedes 131.*i* (Fig. 7, 11, 12) ist also das Kriterium dafür, daß die Differenz positiv ist. Dieses ist aber wiederum das Kriterium dafür, daß in der betreffenden Stelle die Ziffer des Quotienten gleich *L* ist. Dementsprechend wirken die Glieder 131.15 . . . 131.0 über die Verzögerungsketten 2215 . . . 2200 auf die Quotientenglieder 117.15 . . . 117.0, welche zusammengefaßt (117) den Quotienten nach außen geben (Fig. 7).

Durch die Anschlüsse 131.15...131.0 werden aber ferner noch die Additionswerke in dem Sinne gesteuert, daß, falls die Differenz positiv ist, diese Differenz als neuer Laufwert, um eine Stelle aufwärts verschoben, auf die Glieder 135.1...135.16 übertragen wird, falls die Differenz jedoch negativ ist, der letzte Laufwert ohne Subtraktion des Standwertes direkt, um eine Stelle aufwärts verschoben, zum nächstfolgenden Additionswerk durchgeschaltet wird. In diesem Sinne wird die Einstellung des Laufwertes gesteuert durch die Schaltglieder 2171, 2172 (Fig. 12), wodurch die Glieder 131.15...131.0 auf die Glieder 130.15...130.0 einwirken und so in oben besprochener Weise (Fig. 11) über Schaltglieder 2250 bzw. 2251 die Einstellung des neuen Laufwertes (135.1, Fig. 11) steuern. Dabei dienen die Schaltglieder 2171 (Fig. 12) der etwas verzögerten Weiterschaltung der Glieder 131.*i*, während die Schaltglieder 2172 nur bei Division geschaltet werden, was über Glieder 132.0...132.16 erfolgt, welche durch zwischen-geschaltete Verzögerungsketten 2161 im gleichen Rhythmus mit dem Durchlauf der Rechnung durch die einzelnen Aggregate 15.1...15.16 einen Impuls durchlaufen lassen, welcher im Falle der Division über das Glied 132.0 eingeleitet wird.

Bei der Division tritt nun noch folgende Schwierigkeit auf: Der Dividend kann nicht einfach ohne Stellenverschiebung an den Gliedern 135.0 eingestellt werden. Dies wäre dann möglich, wenn der Divisor (Standwert) gleich oder größer ist als der Dividend (Laufwert). Denn der Laufwert wird relativ zum Standwert im Laufe der Rechnung aufwärts verschoben. Es können dann aber nur Quotienten gleich oder kleiner als Eins errechnet werden.

Um auch die Bestimmung von Quotienten größer als Eins zu ermöglichen, muß für das erste »Maschinenspiel« (gleich der Zeit einer Einzel-addition) der Dividend so weit rechts eingestellt werden, daß die höchste Stelle des Dividenden in ihrer Lage mit der niedrigsten Stelle des Divisors zusammenfällt.

In Fig. 7b ist ein Beispiel für die Durchführung einer Division in einem entsprechend obiger Beschreibung gebauten Rechenwerk gegeben. Der Einfachheit halber sind die Gliederanzahlen der einzelnen Aggregate wieder reduziert. Es wird mit acht Additionswerken zu je acht Dualstellen gearbeitet. Der Divisor wird über die Glieder 112 eingestellt. In dem Teil 12 (Fig. 1, 7) wird zunächst das Supplement des Divisors (Standwert) gebildet. Von da aus wird dieser als Summand über die Standwertglieder 134.0...134.7 an den einzelnen Aggregaten 15.1...15.7 eingestellt. Der Dividend (Laufwert) wird, wie oben erklärt, ebenfalls als Summand auf das Aggregat 15.1 gegeben. Jedoch kann zunächst nur die höchste Stelle auf das Additionsaggregat 15.1 gegeben werden, während die anderen Stellen erst im Laufe der Rechnung auf die einzelnen Additionsaggregate gegeben werden können.

Bei der Darstellung der einzelnen Additionswerke in Fig. 7b enthält die zweite Zeile den Standwert (Divisorsupplement), die erste Zeile den Laufwert (Dividend bzw. Dividendenrest), die dritte Zeile die Stellenübertragungen und die vierte Zeile die Summe. Die Stellenübertragungsangabe auf die Dualstelle 8, also diejenige Stelle, die außerhalb der Kapazität des Additionswerkes liegt, ergibt die Ziffer des Resultats derjenigen Stelle des Quotienten, der das betrachtete Additionswerk zugeordnet ist. Diese Stellenübertragungswerte werden durch die »Quotientenglieder« 117 gesammelt.

Bei diesem Verfahren müssen technische Mittel vorgesehen werden, um die noch nicht herangezogenen Ziffern des Dividenden im Rhythmus der Rechnung den einzelnen Additionswerken zuzuführen. Hierzu können grundsätzlich, genau wie zur Zuführung der Ziffern des Multiplikators, Verzögerungsketten genommen werden. Es ist jedoch auch möglich, die Additionswerke selbst hierfür wie folgt einzusetzen: Es wird zunächst der Dividend um eine Stelle aufwärts verschoben und ohne die höchste Stelle als Laufwert über die Glieder 135.0 in das Rechenwerk gegeben. Erst im darauffolgenden Maschinenspiel wird der Divisor und gleichzeitig die höchste Stelle des Dividenden eingestellt, welche in Fig. 7b gleich Null ist. Dieser Einstellung dient Teil 19 (Fig. 1, 13).

An den Gliedern 113 wird der von außen (z. B. vom Vorspeicher 8) kommende Dividend eingestellt (im Beispiel der Fig. 13 als achtstellige Dualzahl gezeichnet). Es kann entweder durch Schalten von 940 die gesamte Gruppe von acht Ziffern auf die Glieder 113' übertragen werden, oder es kann durch Schalten von 941 nur die Gruppe der letzten vier Ziffern von 113 auf die Gruppe der ersten vier Ziffern von 113' übertragen werden. 113' steht mit den Gliedern 135.0, also den Einstellgliedern des Laufwerkes am Rechenwerk, so in Verbindung, daß die höchste Stelle von 113' über eine Verzögerungskette 2220 mit einer Verzögerung von der Dauer eines Maschinenspiels auf die niedrigste Stelle von 135.0 übertragen wird, während die anderen Stellen, je um eine Stelle aufwärts verschoben, direkt auf die Glieder 135.0 übertragen werden.

Bei der Übertragung des Laufwertes von einem Aggregat 15.*i* auf ein Aggregat 15.*i*+1 muß nun entsprechend vorgegangen werden (Fig. 7, 12). Die höchste Stelle der Laufwertglieder 135.*i*, welche auf Grund der Aufwärtsverschiebung des ganzen Laufwertes um eine Stelle (s. oben) an sich keinen Anschluß hat, wird über eine Verzögerungskette wieder mit einer Verzögerung von der Dauer eines Maschinenspiels auf die niedrigste Stelle des nächsten Aggregats übertragen. Auf diese Weise läuft der noch nicht zur Rechnung herangezogene Teil des Dividenden (Fig. 7b, rechte Seite) der eigentlichen Rechnung um ein Maschinenspiel bzw. ein Additionsaggregat 15.*i* voraus, wobei in jedem Spiel jeweils die Ziffer der höchsten Stelle dieses vorauslaufenden Wertes verzögert und als unterste

Ziffer des Laufwertes dem Rechenprozeß zugeführt wird.

Bei dem in Fig. 7b gezeigten Beispiel sind acht Maschinenspiele bzw. acht Additionswerke erforderlich, um einen achtstelligen Quotienten zu errechnen. Es ist nun möglich, mit weniger Werken auszukommen, wenn man die Rechenoperationen in mehrere »Phasen« aufteilt. Dies gilt sowohl für Multiplikation als auch für Division.

Fig. 22a bis 22f zeigen die Aufteilung verschiedener Rechenoperationen in einzelnen Phasen. Es wird ein achtstelliges Rechenwerk mit vier Additionswerken zugrunde gelegt. Für andere Stellenzahlen und eine andere Anzahl von Additionswerken gilt sinngemäß das gleiche.

Fig. 22a zeigt, wie eine Multiplikation zweier vierstelliger Zahlen in einer Phase durchgeführt wird. x_1 ist der Multiplikand und y_1 der Multiplikator, der Standwert (R_1) bleibt auf den unteren vier Stellen stehen, während der Laufwert (L_1) von Additionswerk zu Additionswerk je eine Stelle mehr in Anspruch nimmt, bis er schließlich das Produkt z_1 ergibt. In einer Phase können bei der gegebenen Stellenanzahl nur achtstellige Produkte errechnet werden, wobei die Summe der Stellenanzahlen der Faktoren höchstens gleich acht sein darf.

Fig. 22b zeigt die Arbeitsweise des Rechenwerkes bei Einstellung eines sechsstelligen Multiplikanden x_2 und eines zweistelligen Multiplikators y_2 . Es treten dabei nur die beiden letzten Additionswerke in Aktion, wobei im dritten Additionswerk nur der Multiplikand als Laufwert eingestellt wird, während im vierten Additionswerk addiert wird. Fig. 23c zeigt die Phasenaufteilung für eine Multiplikation mit achtstelligem Multiplikanden x_3 und vierstelligem Multiplikator y_3 , die in einer Phase nicht mehr möglich ist. Der Standwert R_3 liegt zwar noch im Bereich der Stellen des Additionswerkes, jedoch geht die Stellenanzahl des Laufwertes im Laufe der Rechnung über die Stellenkapazität der Additionswerke hinaus. Deshalb muß die Rechnung in zwei Phasen aufgeteilt werden. In der ersten Phase wird in normaler Weise die Rechnung mit dem Standwert x_3 und dem Multiplikator y_3 durchgeführt. Hierbei ergeben sich die unteren acht Stellen des Produktes z_3 . Bei jeder Einzeladdition kann sich nun jedoch eine Stellenübertragungsangabe auf die außerhalb der Kapazität der Additionswerke liegenden Stellen mit dem Index 8 ergeben. (Die Additionswerke haben im Ausführungsbeispiel den Stellenbereich 0 . . . 7.) Diese Stellenübertragungsangabe wird, um ein Maschinenspiel verzögert, in den Laufwertkreislauf der nächsten, unmittelbar auf die erste Phase folgenden Phase hineingegeben. Da die Additionswerke nach Durchführung einer Addition sofort wieder einsatzbereit sind, bevor die laufende Phase durch alle Werke hindurchgelaufen ist, können also gleichzeitig mehrere Phasen auf dem Rechenwerk durchgerechnet werden. Die konstruktive Durchführung dieses Verfahrens zeigt Fig. 12: 131.15 ist die aus dem Additions-

aggregat auslaufende Stellenübertragungsangabe (vgl. u_4 in Fig. 10, 11). Diese wird über zwei Schaltglieder 2171, 2170, um ein Spiel verzögert, auf das Glied 136.1 übertragen, welches der Stellenübertragung auf die niedrigste Stelle des Additionsaggregats 15.1 entspricht (vgl. u_0 in Fig. 10, 11). Diese Übertragung findet nur statt, wenn in der nächstfolgenden Phase das Glied 133.0 geschaltet wird, durch welches im Rhythmus der Rechnung ein Impuls durch sämtliche Additionswerke gegeben wird, falls ein Anschluß an die nächste Phase erforderlich ist. Auf diese Weise ist die Aufgabe von Fig. 22c* in zwei unmittelbar nacheinander laufenden Phasen lösbar.

Fig. 22d zeigt eine ähnliche Aufgabe, wobei jedoch der Multiplikand x_4 zehnstellig ist. Dieser muß jetzt als Standwert ebenfalls in zwei Phasen eingestellt werden, und zwar in der Phase 1 die niederen acht Stellen und in der Phase 2 die höheren zwei Stellen. Dies erfolgt nacheinander in zwei Übertragungsvorgängen vom Speicherwerk her, wobei die beiden Teile des Multiplikanden ebenfalls im Speicherwerk in zwei verschiedenen Zellen gespeichert sein können (je nach Stellenkapazität der Speicherzellen).

Fig. 22e zeigt die Phasenaufteilung für die Multiplikation eines zwölfstelligen Multiplikanden x_5 mit einem achtstelligen Multiplikator y_5 . In diesem Falle muß die Rechnung in fünf Phasen aufgeteilt werden. Die beiden ersten Phasen entsprechen Fig. 22d, wobei als Multiplikator die vier höchsten Stellen des Wertes y_5 dienen. Für die weiteren Additionen muß die Rechnung wieder von vorn bei dem ersten Additionswerk begonnen werden. Zu diesem Zweck sind Rückübertragungsmöglichkeiten für den Standwert und den Laufwert (Fig. 1, 7) vorgesehen. Der Laufwert kann über die Glieder 135.16, 125, 35.1, 127, 135.0 und der Standwert über die Glieder 134.16, 126, 35.2, 128, 134.0 vom letzten auf das erste Additionswerk übertragen werden. In diese Übertragungsglieder sind Verzögerungsketten 35.1 und 35.2 eingeschaltet. Da auf dem Rechenwerk nicht nur die Phasen für die Multiplikation des einen Rechenprozesses (der der einen Lochkarte zugeordneten Rechnung), sondern gleichzeitig diejenigen von mehreren Prozessen durchgeführt werden, müssen, falls die einzelnen Rechenoperationen mehrere Phasen in Anspruch nehmen, diese so ineinander verschachtelt werden, daß keine Kollisionen entstehen. Aus diesem Grunde muß der Zeitpunkt, in welchem der Standwert und der Laufwert zurückübertragen werden, einstellbar sein.

Diese Aufgabe erfüllen die Teile 35.1 und 35.2, welche in Fig. 9 im einzelnen gezeichnet sind. An den Gliedern 125 wird die zu verzögernde Zahl eingestellt. Diese kann nun über Verzögerungsketten 2131, 2132, 2133 und Schaltglieder 2120, 2121, 2122, 2123 auf die Glieder 127 übertragen werden, und zwar wird jeweils höchstens eine der Schaltgliedgruppen 2120 . . . 2123 geschaltet; dieser Vorgang wird durch Glieder 918 gesteuert. Je nach der Einstellung dieser Glieder wird die Übertragung

um null, eins, zwei oder drei Maschinenspiele verzögert, bzw. es wird überhaupt nicht übertragen.

Im Beispiel von Fig. 22e laufen also zunächst die beiden Phasen 1 und 2 unmittelbar nacheinander ab. Nachdem diese durch alle Rechenwerke durchgelaufen sind, werden die Stand- und Laufwerte wieder auf das erste Additionswerk zurückübertragen, wobei Phase 1 und 3 bzw. Phase 2 und 4 je gemeinsame Standwerte und aneinander anschließende Laufwerte haben. Beim zweiten Durchlauf muß dann noch eine Phase 5 angefügt werden, da der Laufwert 20stellig werden kann. Es laufen dann wieder die Phasen 3, 4 und 5 unmittelbar nacheinander ab.

Fig. 22f zeigt die Phasenaufteilung für das Beispiel einer Division. Dividend x_6 , Divisor y_6 und Quotient z_6 können je bis zu acht Stellen annehmen. Phase 1 und 2 entsprechen dem bereits oben besprochenen Fall, daß die Ziffern des Dividenden voranlaufen. Um die weiteren Stellen des Quotienten zu errechnen, müssen die Stand- und Laufwerte wieder zurückübertragen werden. Es laufen also die Phasen 1 und 2 unmittelbar nacheinander ab und anschließend nach deren vollem Durchlauf die Phasen 3 und 4 ebenfalls unmittelbar nacheinander. Auf diese Weise wird der Quotient als ganze Zahl bestimmt. Will man weitere Stellen des Quotienten hinter dem Komma bestimmen, so können weitere Phasen angeschlossen werden.

Das gleiche Verfahren, welches im Dualsystem angewandt wurde, kann auch für andere Zahlensysteme benutzt werden. Im folgenden seien die erforderlichen Abwandlungen des Rechenwerkes bei Verwendung von Dezimalzahlen besprochen. Es wird dabei das Verfahren zugrunde gelegt, die Dezimalziffern einzeln als Dualzahlen darzustellen. Die Rechenmethoden werden im einzelnen weiter unten besprochen. Bei der Multiplikation wird folgendes Verfahren angewendet: es wird nicht mehr mit einem Standwert, sondern mit vier Standwerten, nämlich dem einfachen, zweifachen, vierfachen und achtfachen Wert des Multiplikanden gearbeitet. Dementsprechend werden jeder Dezimalstelle des Multiplikanden vier Additionswerke zugeordnet, welche den einzelnen Dualziffern der als Dualzahl dargestellten Dezimalziffer des Multiplikators entsprechen.

Fig. 14 zeigt den schematischen Aufbau der Schaltung für den Standwert einer im Dezimalsystem arbeitenden Rechenvorrichtung. Bei 212 wird der Standwert, also bei Multiplikationen der Multiplikand eingestellt. Teil 39 ist eine Vorrichtung zur Bildung des Supplements, welche nur bei Divisionen in Aktion tritt (entspricht Teil 12 in Fig. 7). Die Teile 41.1, 41.2, 41.3 sind Verdoppelungsvorrichtungen, welche aneinander anschließen. Diese werden im einzelnen weiter unten besprochen. Auf die Glieder 240, 241, 242, 243 wird der einfache, der zweifache, der vierfache und der achtfache Standwert übertragen. Diese vier Werte werden über Verzögerungsketten 2401...2404 im Rhythmus der durchlaufenden Rechnung über die

Glieder 234.1...234.16 den einzelnen Additionswerken 37.1...37.16 zugeführt. Die Teile 37.i sind im übrigen entsprechend den Teilen 15.i (Fig. 7, 12) gebaut, jedoch mit dem Unterschied, daß zwischen den Additionswerken, welche der gleichen Dezimalstelle des Multiplikators zugeordnet sind, der Laufwert direkt ohne Stellenverschiebung übertragen wird, während beim Übergang zu einem der nächsthöheren Dezimalstelle des Multiplikators zugeordneten Werk eine Stellenverschiebung um eine volle Dezimalstelle (= vier Dualstellen) erfolgen muß; dies zeigt Fig. 15. Entsprechend Fig. 12 werden dabei die vier der höchsten Dezimalstelle zugeordneten Glieder über eine Verzögerungskette 2164, gesteuert durch das Glied 233.1, welches dem Glied 133.1 in Fig. 12 entspricht, mit der niedrigsten Dezimalstelle des nächsten Additionswerkes verbunden.

Genau wie im Dualsystem ist auch im Dezimalsystem die Aufteilung der Rechenoperationen in mehrere Phasen möglich. Die Rückübertragung des Standwertes erfolgt dabei so, daß der einfache Standwert über die Glieder 244 und die steuerbare Verzögerungskette 35.3 auf das Verdoppelungs- werk 41.1...41.3 übertragen wird. Der zwei-, vier- und achtfache Wert des Standwertes wird dabei neu gebildet. Ein Zahlenbeispiel für die Multiplikation in einer Phase zeigen Fig. 23a, 23b, wobei in Fig. 23b im Gegensatz zu Fig. 14 nicht vier Sätze aus je vier Additionsaggregaten, sondern nur drei Sätze entsprechend einem dreidezimalstelligen Multiplikator gezeichnet sind.

Bei der Division wird entsprechend dem Dualsystem der Divisor als Standwert eingestellt, und zwar wird zuerst in Teil 39 das Supplement gebildet und darauf hiervon wieder der zwei-, vier- und achtfache Wert gebildet. Der Dividend wird entsprechend dem Dualsystem als Laufwert eingestellt, und zwar entsprechend Fig. 13 so, daß die niedrigsten Dezimalstellen, um eine Stelle aufwärts verschoben, zunächst als Laufwert eingestellt werden und in der unmittelbar folgenden Phase die Ziffern der höchsten Dezimalstelle auf die niedrigste Dezimalstelle als Laufwert eingestellt werden. Die Vorrichtung zur Einstellung des Dividenden entsprechend Fig. 13 muß dann analog für Dezimalzahlen umgebaut werden, indem z. B. vier solche Vorrichtungen parallel arbeiten, welche den einzelnen Dualziffern der Dezimalziffern zugeordnet sind. Ein Zahlenbeispiel für die Division zeigen Fig. 24a, 24b, wobei im Gegensatz zu Fig. 14 nicht vier Sätze aus je vier achtdezimalstelligen Additionsaggregaten, sondern nur drei Sätze aus je vier vierdezimalstelligen Additionsaggregaten und die Laufwertglieder nur für drei Dezimalstellen gezeichnet sind.

Die Addition zweier Dezimalzahlen erfolgt nach dem nachstehend kurz angegebenen Verfahren. Die einzelnen Dezimalziffern werden als Dualzahlen dargestellt und addiert. Ist die Summe einschließlich eventueller Stellenübertragung gleich oder größer als L0L0 (10), so wird zwecks Korrektur der Wert LLO (6) addiert.

Beispiel

Erster Summand	000L	0L0L	0L00	0LLL	000L	15471
Zweiter Summand	00LL	L00L	0L0L	00LL	0LLO	39536
Summe der Dezimalziffer als Dualzahlen ..	0L00	LLL0	L00L	L0L0	0LLL	111
Stellenübertrag	L	L	L			
Korrekturwert		LL0	LL0	LL0		
Summe im Dezimalsystem	0L0L	0L0L	0000	0000	0LLL	55007

Fig. 16 zeigt die Prinzipschaltung der Addition im Dezimalsystem für eine Dezimalstelle, welche nach dieser Methode arbeitet.

Bei $a_0 \dots a_3, b_0 \dots b_3$ kommen die als vierstellige Dualzahlen verschlüsselte Summanden zur Einstellung. Dies geht in an sich bekannter Weise vor sich, und zwar derart, daß die Glieder $a_0 \dots a_3$ um einen Schritt vor den Gliedern $b_0 \dots b_3$ eingeführt werden. Ein jedes Rechenmaschinenspiel ist in vier unterschiedliche Funktionen ausübende Schritte unterteilt. Nach Einstellung der Summanden $a_0 \dots a_3, b_0 \dots b_3$, und zwar gleichzeitig mit der Einstellung der letztgenannten auf Schritt 1 werden zunächst Zwischenwerte $c_0 \dots c_3$ und $d_0 \dots d_3$ gebildet. Es gilt dabei

$$a_i \vee b_i \text{ äq } c_i;$$

$$d_i \& b_i \text{ äq } d_i.$$

Die den Gliedern a_i, b_i nachfolgenden Glieder steuern mit dem nächsten Schritt die Stellenübertragungen u_i . Dabei findet von der Stelle i auf die Stelle $i+1$ dann eine Stellenübertragung statt, wenn

1. in der Stelle i beide Ziffern gleich L sind ($a_i \& b_i$) oder
2. in der Stelle i mindestens eine Ziffer gleich L ist ($a_i \vee b_i$) und eine Stellenübertragung auf die Stelle i von der Stelle $i-1$ erfolgt.

Bei diesen Vorgängen ist gemäß Fig. 2d die Darstellung durch Wirkungspfeile zu beachten, die den Gleichrichtern elektrischer Schaltungen entsprechen. Diese Bauelemente werden konstruktiv durch einfache einseitige Anschläge eines Gliedes an das andere ausgeführt. Die eingezeichnete Pfeilrichtung hat nichts mit der Bewegungsrichtung der zugeordneten mechanischen Glieder zu tun, sondern gibt lediglich die Wirkungsrichtung an.

Mit der Stellenübertragung zusammenhängend geht auch die Bildung des Wertes

$$k_i \text{ äq } a_i \sim b_i$$

vor sich. Die Schaltung des Resultatgliedes z_0 ist aus der Fig. 16 ohne ergänzende Erklärung ersichtlich. Für die Einstellung der Resultatglieder z_1, z_2, z_3 ist maßgebend, ob das Glied u_4 geschaltet ist oder nicht (Stellenübertragung auf die nächste Dezimalstelle). Durch ein Impulsglied c_1 werden im Falle u_4 das Glied n_1 und im Falle \bar{u}_4 die Glieder n_2, n_3 geschaltet. Über n_2, n_3 erfolgt die Schaltung von Gliedern $r_1 \dots r_3$.

Über n_1 (Addition zuzüglich $LL0$) erfolgt die Schaltung von Gliedern $s_1 \dots s_3; r_1 \dots r_3$ und $s_1 \dots s_3$ wirken parallel auf die Resultatglieder $z_1 \dots z_3$ ein.

Es sei die Aufgabe gegeben, die Summanden $a = 4 = 0L00$ und $b = 5 = 0L0L$ zu addieren. Der Rechenvorgang ist dann nach Fig. 16 wie folgt:

Es ist $a_2 = L; a_2$ mit Impuls IV gleichgehend eingestellt ergibt die Schließung der Schaltglieder 1050, 1051. Die Einstellglieder b_0/b_2 , gleichsinnig mit Impuls I eingestellt, ergeben die Schließung des Kontaktes 1052 und die Öffnung des Schaltgliedes 1053 die Schließung der Schaltglieder 1056, 1057, 1058, 1054, 1055 und die Öffnung des Schaltgliedes 1059. Der Impuls II, obere Reihe, schaltet das Schaltglied 1060 um. Ein Stellenübertrag von einer niedrigeren Stelle aus findet nicht statt. Vom Impuls II, mittlere Reihe, werden die Schaltglieder 1061, 1063, 1064 umgeschaltet und das Schaltglied 1062 geschlossen. Der Impuls II, unterste Reihe, schaltet die Schaltglieder 1065 bis 1068 um. Der Impuls III stellt die Resultatglieder z_0, z_3 (Stelle »0«) auf L ein. Hierbei erfolgt die Einstellung des Resultatgliedes r_0, z_0 auf L vom Impulsglied n_0 (Schritt III) aus über 1069, q_0, r_0 ; die Resultatglieder $r_1, z_1/r_2, z_2$ wurden in Abhängigkeit vom Impuls II vom Glied n_0 abgekuppelt und verbleiben deshalb in der Stellung »0«; das Resultatglied r_3, z_3 wird vom Impulsglied n_0 aus über die Glieder $n_2, 1064, p_3, 1068$ auf L eingestellt. Es ergibt sich aus der Addition der Summanden $0L0L + 0L00$ die Summe $L00L$.

Kommt bei derselben Rechnung ein Stellenübertrag hinzu, dann werden von u_0 aus die Schaltglieder $t_0/s_1, t_3/s_2, q_0/p_0, q_1/p_1, t_5, n_2$ umgeschaltet. Ergänzend findet noch der Stellenübertrag zur nächsten Stelle statt. Mit Impuls III kommen jetzt in den einer Dezimalziffer zugeordneten dualen Stellen 1 bis 4 keine Einstellungen auf L vor. Das Resultat ist $L/000 = 10$. Es kann durch an sich bekannte Mittel ziffernmäßig lesbar in einem Anzeigewerk erscheinen.

Im Dezimalsystem wird das Supplement dadurch gebildet, daß die einzelnen Ziffern zu dem Zahlenwert 9 ergänzt werden, wobei in der niedrigsten Stelle die »flüchtige Eins« ergänzt werden muß bzw. die Ziffer zu dem Zahlenwert 10 ergänzt werden muß. Sind die einzelnen Dezimalziffern als Dualzahlen dargestellt, so kehrt man vorteilhaft zunächst sämtliche Dualziffern um. Man erhält dann die Ergänzung der Dezimalziffern zu $LLLL$.

(15) und muß hiervon *LL0* (6) bzw. *L0L* (5) abziehen, um die Ergänzung zu 9 bzw. 10 zu erhalten. Die Subtraktion der *LL0* bzw. *L0L* erfolgt

wiederum am besten durch Addition der dualen Supplemente von *LL0* bzw. *L0L*. Diese sind gleich ... *L0L0* bzw. ... *L0LL*. 65

5 Beispiel: 3091

Ziffer, Dezimal	0	3	0	9	1	70
Dezimalziffer, Dual	0000	00LL	0000	L00L	000L	
Umkehrung der Dualziffern	LLLL	LL00	LLLL	0LL0	LLL0	
Korrekturwert	L0L0	L0L0	L0L0	L0L0	L0LL	75
Summen	(L) L00L	(L) 0LL0	(L) L00L	(L) 0000	(L) L00L	
Supplement, Dual	L00L	0LL0	L00L	0000	L00L	
Supplement, Dezimal	9	6	9	0	9	80

Bei der Addition der Korrekturwerte interessieren nur die unteren vier Dualstellen einer jeden Dezimalziffer.

20 Dieses Verfahren versagt zunächst, wenn die niedrigste Dezimalstelle eine Null aufweist. Für diesen Fall ergibt sich für die letzte Dezimalziffer der Wert *L0L0* (10):

Diese Zahl müßte erst in die beiden Dezimalziffern 10, also bei Darstellung dieser Dezimalziffern als Dualzahlen in die Werte *000L/0000* umgewandelt werden, wobei sich ein Übertrag auf die nächsten Stellen ergeben würde. Um dies zu vermeiden, darf man mit der Bildung der Ziffern des Supplements erst bei der ersten von Null verschiedenen Dezimalziffer, angefangen von der niedrigsten Dezimalstelle, beginnen. 85

Dezimalziffer, Dual	0000
Umkehrung	LLLL
Korrektur	L0LL
Supplement, Dual	L0L0

30 Beispiel: 7300

Ziffer, Dezimal	0	7	3	0	0	95
Dezimalziffer, Dual	0000	0LLL	00LL	0000	0000	
Umkehrung der Dualziffern	LLLL	L000	LL00	—	—	100
Korrekturwert	L0L0	L0L0	L0LL	—	—	
Supplement, Dual	L00L	00L0	0LLL	0000	0000	
Supplement, Dezimal	9	2	7	0	0	105

45 Fig. 17 zeigt eine Schaltung zur Supplementbildung im Dezimalsystem für eine Dezimalstelle. An den Gliedern 600...603 werden die vier Dualziffern, welche die Dezimalziffer darstellen, eingestellt. Sie können sowohl über 620...623 und Schaltglieder 2130 direkt auf die Endglieder 610...613 einwirken als auch als Einstellglieder am Supplementbilder dienen. Zunächst wirken sämtliche Glieder 600...604 parallel auf ein Glied 630 ein, welches im Falle, daß es geschaltet ist, die Aussage darstellt: »Die Dezimalziffer ist ungleich Null« und im Falle, daß es nicht geschaltet ist, die Aussage: »Die Dezimalziffer ist gleich Null«. Die Glieder 604 und 605 dienen der Verbindung zwischen den einzelnen Dezimalstellen, und zwar wird 604 geschaltet, falls sämtliche niederen (rechts davon liegenden) Dezimalziffern gleich Null sind. Dementsprechend ist 605 mit 604 über ein negativ arbeitendes Schaltglied (Ruhekontakt) 2125, welches durch das Glied 630 gesteuert wird, verbun-

den, so daß, falls 604 geschaltet wird und in der betrachteten Dezimalstelle die Ziffer ebenfalls gleich Null ist, auch 605 geschaltet wird. Bei der niedrigsten Dezimalstelle muß das dem Glied 604 entsprechende Glied an einem Impuls eingeschlossen werden. 110

Die eigentliche Schaltung zur Bildung des Supplements entspricht einem Additionswerk im Dualsystem, wie es Fig. 10 zeigt. Jedoch können einige Glieder fortfallen, was sich daraus ergibt, daß der eine Summand, nämlich der Korrekturwert, nur in seiner Dualstelle 0 die eine der beiden Ziffern 0 oder L aufweisen kann, während in seinen Stellen 3 und 1 die Ziffer stets L und in seiner Stelle 2 stets 0 ist. Führt man die sich daraus ergebenden Vereinfachungen konsequent durch, so erhält man das in Fig. 17 gezeigte, vereinfachte Additionswerk. Das Glied 631 entspricht dabei der Dualstelle 0 des Korrekturwertes. Es wird geschaltet, falls der Korrekturwert *L0LL* [Supplement von 125

L0L (5)] beträgt. Dies ist in der niedrigsten Dezimalstelle mit einer von Null verschiedenen Dezimalstelle der Fall, also dann, wenn die Glieder 604 und 630 geschaltet sind. Die Dualstellenübertragungen interessieren nur für die Dualstellen 1, 2 und 3 (641, 642 und 643). Auf die Dualstelle 0 kann kein Übertrag stattfinden, und die Dualstelle 4 interessiert nicht mehr. Die Schaltung der Resultatglieder 610...613 erfolgt über das Glied 644. Dieses wird auf Schritt III geschaltet, und zwar nur dann, wenn sowohl durch das Steuerglied 917' angezeigt ist, daß das Supplement gebildet werden soll (Schaltglied 2128), als auch das Glied 606, welches an das Glied 605 angeschlossen ist, nicht geschaltet ist (Schaltglied 2126). Das Glied 606 wird geschaltet, wenn sowohl die Dezimalziffer der betreffenden Stelle als auch die Ziffern aller niederen (weiter rechts liegenden) Dezimalstellen gleich Null sind. Ist 917' nicht geschaltet (keine Supplementbildung kommandiert), so erfolgt an Stelle dessen über das Glied 2127 die Schaltung des Gliedes 608, durch welches die Schaltstellungen der Glieder 600...603 direkt auf die Glieder 610...613 übertragen werden.

Die Verdoppelung einer Dezimalzahl, deren Ziffern einzeln als Dualzahlen dargestellt sind, könnte

an sich in einem normalen Additionswerk erfolgen, wobei die Dezimalzahl zu sich selbst addiert wird. Es sind jedoch einfachere Schaltungen möglich. Für die Dezimalziffern kleiner als L0L (5) ergibt sich die neue Ziffer durch einfaches Aufwärtsverschieben der Dualziffern um eine Dualstelle.

1	000L	2	00LO	70
2	00LO	4	0L00	
3	00LL	6	0LL0	
4	0L00	8	L000	75

Für die Ziffern gleich oder größer als L0L (5) gilt folgendes: Die die Dezimalziffer darstellende Dualzahl muß zunächst um LL (3) erhöht werden und dann ebenfalls um eine Stelle aufwärts verschoben werden. Dabei kommt die höchste Dualstelle der betrachteten Dezimalstelle als niedrigste Dualstelle auf die nächste Dezimalstelle. Dies entspricht dem Dezimalstellenübertrag. Da auf Grund der Aufwärtsverschiebung sämtliche Dualziffern um eine Dualstelle in der Dualstelle 0 der Dezimalziffer keine Dualziffer L außer der Dezimalstellenübertragung stehen kann, braucht keine weitere Addition durchgeführt zu werden.

Beispiel

30	Zu verdoppelnde Zahl x	00LL	L00L	L00L	0L0L	0000	00LL	399503
	$x < 5 \text{ äq } : x \geq 5 \text{ äq } +$	—	+	+	+	—	—	
	Korrekturwert		LL	LL	LL			95
35	Zahlen nach Korrektur	00LL	LL00	LL00	L000	0000	00LL	
	Verdoppelte Zahl	0 0LL	L00L	L00L	0000	0000	0LL0	799006
								100

Fig. 18, 19 zeigen eine Schaltung zur Lösung dieser Aufgabe. Fig. 18 zeigt die Schaltung zur Addition des Korrekturwertes für eine Dezimalstelle. An den Gliedern 700...703 wird die Dezimalziffer als Dualzahl eingestellt. Zunächst muß das Kriterium gebildet werden, daß die Dezimalziffer gleich oder größer als 5 ist. Bezeichnet man die einzelnen Dualziffern der Dezimalziffer z mit z_3, z_2, z_1, z_0 , wobei die Indizes den zugeordneten Potenzen von 2 entsprechen, so gilt folgender Ansatz:

$$z_3 \vee (z_2 \& z_1 \vee z_0) \text{ äq } (z \geq L0L).$$

Nach diesem Kriterium ist das Glied 704 als Funktion der Glieder 700...703, welche den Ziffern $z_0...z_3$ entsprechen, geschaltet. Die weitere Schaltung besteht wieder aus einer vereinfachten Additionsschaltung im Dualsystem entsprechend Fig. 10. In den Dualstellen 0 und 1 können die Dualziffern beider Summanden 0 bzw. L sein, in den Dualstellen 2 und 3 nur die Dualziffern der zu verdoppelnden Dezimalziffer. Auf den Gliedern 710...713 erscheint dann die um LL (3) erhöhte Dezimalziffer als Dualzahl. Fig. 19 zeigt, wie mehrere solcher Schaltungen zu einem Aggregat zum Zwecke der Verdoppelung einer achtstelligen Dezi-

malzahl zusammengestellt und wie die Stellenverschiebungen geschaltet sind.

Fig. 20 zeigt den Hauptspeicher (Teil 18 Fig. 1). An den einlaufenden Gliedern 118 wird die zu speichernde Zahl (Dual- oder Dezimal-) eingestellt. Über die »Ableseglieder« 119 werden die »abgelesenen« Werte wieder herausgegeben. Teil 18' ist das eigentliche Speicherwerk, welches entsprechend Fig. 6 gebaut ist; Teil 31 ist ein Additionswerk. Beim Speichervorgang bestehen grundsätzlich zwei Möglichkeiten:

Erstens kann die gespeicherte Zahl zum Löschen der bisher auf der angerufenen Zelle stehenden Zahl, zweitens mit Addition zu dieser Zahl gespeichert werden. Dementsprechend ist zunächst eine Übertragungsmöglichkeit 118, 2301, 2170, 205 vorgesehen, wobei 205 die »Einstellglieder« der zu speichernden Zahl am Speicherwerk darstellen (entspricht den »Einstellgliedern« 110 in Fig. 6). 2301 sind Schaltglieder, welche diesen Übertragungsweg einschalten und durch das Glied 924 gesteuert werden. 2170 ist eine Verzögerungskette von der Dauer eines Maschinenspiels und hat den Sinn, daß die direkte Speicherung mit dem gleichen Zeitverzug erfolgt wie die Speicherung mit

Addition, was sich in bezug auf die gegenseitige Verschachtelung der Rechnungen vorteilhaft auswirkt. An den »Speicherkommandogliedern« und »Speicherrufnummerngliedern« 925, welche den Gliedern 905.5 und 905 in Fig. 6 entsprechen, werden das Speicherkommando und die Nummer der Speicherzelle, auf welche der Wert gespeichert werden soll, eingestellt.

Soll der Wert zu dem vorher auf der Zelle stehenden Wert addiert werden, so wird gleichzeitig sowohl der an den einlaufenden Gliedern 118 eingestellte Wert über die Schaltglieder 2302, gesteuert durch 927, auf die »Summandenglieder« 201 des einen Summanden des Additionswerkes gegeben als auch über die Ableseglieder 119 und die Schaltglieder 2303, welche durch das Glied 928 gesteuert werden, der bisher auf der Zelle stehende Wert auf die Summandenglieder 202 des anderen Summanden des Additionswerkes übertragen. Daraufhin wird die Summe über die Einstellglieder 205 auf das Speicherwerk übertragen. Die »Ablesekommandoglieder« und »Ableserufnummernglieder« 926 entsprechen dabei den Gliedern 906.0 und 906 in Fig. 6 und bewirken den Ablesevorgang. Die Ableseglieder 119 entsprechen den Ablesegliedern 111 in Fig. 6. Es wird also zunächst 927, 926, 928 geschaltet und dann 925, wobei an den Gliedern 925 und 926 die Nummer der angerufenen Zelle eingestellt wird.

Entsprechend dem Multiplikations- und Divisionswerk können die Additionen in zwei Phasen unmittelbar nacheinander durchgeführt werden, falls die Stellenkapazität des Additionswerkes nicht ausreicht. Der Stellenübertrag der höchsten Stelle vom Glied 204 muß dann, durch 2171 um ein Maschinenspiel verzögert, auf das Stellenübertragungsglied 203 für die niedrigste Stelle übertragen werden. Dies erfolgt über ein Schaltglied 2304, welches durch 929 gesteuert wird.

Es ist ferner vorteilhaft, an dem Additionswerk die Möglichkeit der Einstellung der Zahlen als Supplement vorzusehen, was im einzelnen nicht gezeigt ist. Auf diese Weise sind Additionen und Subtraktionen möglich.

Fig. 21 zeigt eine Zusammenstellung der beschriebenen einzelnen Teile zu einem Ausführungsbeispiel.

Die Teile 1, 6 und 8 stellen den Abfühler, Verteiler und Vorspeicher dar. Vom Vorspeicher aus werden über Ableseglieder 111 die Werte auf das Rechenwerk 10 übertragen, und zwar können sie einmal über die Schaltglieder 2307, gesteuert durch das Glied 907, als Standwert auf die Standwertglieder 112, zum anderen über die Schaltglieder 2308, gesteuert durch das Glied 908, als Laufwert auf die Laufwertglieder 113 und schließlich über die Schaltglieder 2309, gesteuert durch das Glied 909, mittelbar als Multiplikator auf die »Multiplikatoreinstellglieder« 115 übertragen werden. Die gleichen Übertragungen sind vom Hauptspeicher 18 aus über die Glieder 2310, 2311, 2312, gesteuert durch die Glieder 910, 911, 912, möglich.

Bei der Einstellung des Multiplikators ist zu beachten:

In den beschriebenen Ausführungsbeispielen wurden bei Ausführung im Dualsystem sechzehn Additionswerke mit je zweiunddreißig Dualstellen vorgesehen (Fig. 7, 12). Bei Ausführung im Dezimalsystem liegen die Verhältnisse analog. Dementsprechend darf der Multiplikator nur sechzehn Dualstellen bzw. vier Dezimalstellen aufweisen, während jedoch die vom Vorspeicher bzw. Hauptspeicher kommenden Werte zweiunddreißig Dualstellen bzw. acht Dezimalstellen aufweisen. Es kann also nur immer die eine Hälfte der Stellen eines Wertes des Multiplikators eingestellt werden. Dementsprechend sind Umschaltglieder 2313 vorgesehen, welche durch das Glied 913 gesteuert werden und entweder die höhere oder die niedere Stellengruppe übertragen. Schließlich kann es vorkommen, daß bei Aufteilung einer Multiplikation in mehrere unmittelbar aufeinanderfolgende Phasen der Multiplikator mehrmals unmittelbar nacheinander eingestellt werden muß. Dementsprechend ist ein Verzögerungskreis, bestehend aus einer Verzögerungskette 2350 und Schaltglieder 2314, gesteuert durch 914, vorgesehen, über welchen der gleiche Multiplikator, um ein Maschinenspiel verzögert, wieder eingestellt werden kann.

Am Rechenwerk 10 sind die Steuerglieder 915 ... 919 vorgesehen (s. Fig. 7 und Zusammenstellung weiter unten). Auf den »Produktgliedern« 116 erscheint das Resultat bei der Multiplikation, auf den »Quotientengliedern« 117 das Resultat bei der Division. Da der Quotient entsprechend dem Multiplikator nur die halbe Stellenzahl gegenüber den normalen Werten hat, kann es vorkommen, daß er in zwei Phasen geliefert wird. Dementsprechend sind zwei Schaltgliedgruppen 2321 und 2322, gesteuert durch die Glieder 921 und 922, vorgesehen, um den Quotienten auf die höhere bzw. niedrigere Stellengruppe der beim Hauptspeicher 18 einlaufenden Glieder 118 zu übertragen. Von den Produktgliedern 116 werden die Werte über die Schaltglieder 2320, gesteuert durch das Glied 920, ebenfalls auf die Glieder 118 übertragen. Es ist noch ein Übertragungsweg von den Ablesegliedern 119 des Hauptspeichers 18 zu den einlaufenden Gliedern 118 vorgesehen, welcher über Schaltglieder 2323, gesteuert durch das Glied 923, führt und es ermöglicht, Werte aus dem Speicherwerk mit anderen Werten zu kombinieren. Über die Schaltglieder 2330, gesteuert durch das Glied 930, können die abgelesenen Werte schließlich auf die Teile 7 und 3 übertragen werden. Teil 7 entspricht dabei dem Teil 6 und ist analog gebaut. Über Teil 7 werden die Werte auf den Lochmechanismus 3 abgesetzt.

Bevor das zeitliche Zusammenspiel und die Programmsteuerung besprochen wird, sei zunächst eine Zusammenstellung aller Glieder, welche steuernd auf den Gesamtprozeß wirken, und die Bedeutung der zugeordneten Kommandos gegeben:

- 901 Abfühlen.
- 902 Lage der vom Abfühler zu übertragenden Zahl, auf die Lochkarte.

- 903 Stellenanzahl der vom Abfühler zu übertragenden Zahl auf der Lochkarte (Stellenbegrenzung).
- 5 905 Speichern mit Nummer der Speicherzelle am Vorspeicher.
- 906 Ablesen mit Nummer der Speicherzelle am Vorspeicher.
- 907 Übertragen vom Vorspeicher auf die Standwertglieder.
- 10 908 Übertragen vom Vorspeicher auf die Laufwertglieder.
- 909 Übertragen vom Vorspeicher auf die Multiplikatorglieder.
- 15 910 Übertragen vom Hauptspeicher auf die Standwertglieder.
- 911 Übertragen vom Hauptspeicher auf die Laufwertglieder.
- 912 Übertragen vom Hauptspeicher auf die Multiplikatorglieder.
- 20 913 Einstellen der Stellengruppe des Multiplikators.
- 914 Verzögertes Einstellen des Multiplikators.
- 915 Dividieren.
- 25 916 Stellenübertragung von vorhergehender Phase.
- 917, 917' Supplementbilden.
- 918 Rückübertragen des Laufwertes mit Verzögerung.
- 30 919, 919' Rückübertragen des Standwertes mit Verzögerung.
- 920 Übertragen des Produktes auf den Hauptspeicher.
- 921 Übertragen des Quotienten auf die obere Zifferngruppe des Hauptspeichers.
- 35 922 Übertragen des Quotienten auf die untere Zifferngruppe des Hauptspeichers.
- 923 Rückübertragen vom Hauptspeicher auf den Hauptspeicher.
- 924 Speichern ohne Addition.
- 40 925 Speichern mit Nummer der Speicherzelle am Hauptspeicher.
- 926 Ablesen mit Nummer der Speicherzelle am Hauptspeicher.
- 927 Speichern mit Addition.
- 45 928 Speichern mit Addition.
- 929 Stellenübertragung von vorhergehender Phase am Additionswerk des Hauptspeichers.
- 50 930 Übertragen auf den Verteiler 7 zum Lochmechanismus.
- 931 Lage der zu lochenden Zahl auf der Lochkarte.
- 932 Stellenanzahl der auf den Locher zu übertragenden Zahl (Stellenbegrenzung).
- 55 933 Lochen.

Fig. 25 zeigt ein Ablaufschema für eine Rechnung. Als Aufgabe wird eine einfache Multiplikation $k \cdot l = s$ angenommen, welche jedoch in zwei Phasen durchgeführt werden muß (entsprechend Fig. 22c). Es wird ein im Dualsystem arbeitendes Rechenwerk mit acht Additionswerken für je acht Dualstellen angenommen. Multiplikator k und

Multiplikand l seien je achtstellig. Sie können also bei der gegebenen Stellenkapazität in einem Vorgang übertragen werden. Das 16stellige Produkt s muß jedoch in zwei Phasen m und n zerlegt werden, welche nacheinander errechnet und weitergeleitet werden. Die Vorgänge sind für vier Kartenabfühl-, Rechen- und Lochprozesse gezeichnet. 65

Da die Rechnung pro Lochkarte zwei Phasen in Anspruch nimmt, können die Karten in einem Rhythmus von zwei Maschinenspielen abgeführt werden (Kommando 901). Vom Abfühler 1 werden die Werke k und l dann nacheinander über den Verteiler 6 auf den Vorspeicher 8 übertragen [Kommando 902 (k_1, l_1), 903 (k_2, l_2), 905 (k_3, l_3)]. Der Vorspeicher 8 dient in diesem einfachen Beispiel nur als Durchgangsstation, da die Werte sofort zum Rechenwerk weitergeleitet werden [Kommando 906 (k_4, l_4)]. Es wird zuerst der Multiplikator k (über 2309, 115, Kommando 909) und dann der Multiplikand (über 2307, 112, Kommando 907) am Rechenwerk eingestellt. Die Verzögerungskette 16.15 ... 16.0 (Fig. 1, 7) muß deshalb so bemessen sein, daß die zur gleichen Operation gehörenden Multiplikatoren und Multiplikanden bei der Rechnung zusammenkommen. Durch das Kommando 914 wird bewirkt, daß der gleiche Multiplikator in der nächsten Phase, um ein Spiel verzögert, wieder eingestellt wird. In der zweiten Phase ist die Einstellung eines Multiplikanden nicht erforderlich, da der Multiplikand nur achtstellig ist (vgl. Fig. 22c). Durch das Kommando 916 wird der Stellenübertrag von Phase 1 auf Phase 2 bewirkt (vgl. Fig. 12). Die Kommandos 914, 916 müssen bei jedem zweiten Maschinenspiel gegeben werden. Die beiden Multiplikationsphasen laufen im Rechenwerk 10 unmittelbar nacheinander durch die einzelnen Additionsaggregate 15.1 ... 15.8. Die beiden Teile des Produktes m und n werden nacheinander auf den Hauptspeicher 18 übertragen (Kommando 920, 924). Auch der Hauptspeicher dient bei diesem einfachen Beispiel nur als Durchgangsstation, und die Werte m und n werden sofort über den Verteiler 7 auf den Lochmechanismus 3 übertragen [Kommandos 925 (m_1, n_1), 926 (m_2, n_2), 930, 931 (m_3, n_3), 932 (m_4, n_4)]. Schließlich werden die Karten ebenfalls im Rhythmus von zwei Spielen gelocht (Kommando 933). Die Zahl der Maschinenspiele, welche vom Abfühler bis zum Lochvorgang vorgehen, ist mit T_1 angedeutet. 70

In dem in Fig. 25 gezeichneten Phasenbild ist angenommen, daß für jede einzelne Addition ein volles Maschinenspiel erforderlich ist. Das in Fig. 10 gezeigte Additionswerk benötigt jedoch nur ein halbes Spiel für eine Einzeladdition. Jedoch kann es erst nach einem vollen Spiel wieder eingesetzt werden. Dies wirkt sich so aus, daß zwar in jedem Spiel zwei Additionen durchgeführt werden können, aber nur eine Phase pro Spiel durch jedes Additionswerk hindurchlaufen kann. Das Bild der Fig. 25 bleibt dann erhalten, wenn man annimmt, daß jedes der Aggregate 15.1 ... 15.8 zwei einzelne Additionswerke enthält. 75

Fig. 26 zeigt die Phasenaufteilung und das zeitliche Ineinanderarbeiten bei der Lösung der Aufgabe

$$a \cdot b + c \cdot d = g.$$

Es wird angenommen, daß die Stellenkapazität der einzelnen Werke zweiunddreißig Dualstellen beträgt und daß das Rechenwerk sechzehn Additionswerke enthält. Da für jede Addition nur ein halbes Maschinenspiel erforderlich ist, läuft eine Phase also in acht Spielen durch sämtliche Additionswerke hindurch. Es sind zwei Multiplikationen und eine Addition durchzuführen:

$$\begin{aligned} a \cdot b &= e. \\ c \cdot d &= f. \\ e + f &= g. \end{aligned}$$

Den einzelnen Werten seien folgende Stellenanzahlen zugeordnet:

Wert	Anzahl der Dualstellen
a, c	32
b, d	48
e, f, g	80

Faßt man jedoch je vier Dualstellen zu einer Vierergruppe zusammen, so entspricht das Phasenbild einer einzelnen Multiplikation der Fig. 22e. Jede einzelne Multiplikation muß also in fünf einzelnen Phasen durchgeführt werden, und zwar die erste Multiplikation in den Phasen $P_1 \dots P_5$ und die zweite Multiplikation in den Phasen $P_6 \dots P_{10}$. Dementsprechend müssen die beiden 32stelligen Multiplikatoren a und c in je zwei 16stellige Gruppen a_1, a_2, c_1, c_2 aufgeteilt werden und die beiden 48stelligen Multiplikatoren b und d je in eine 16stellige Gruppe b_1, d_1 und eine 32stellige Gruppe b_2, d_2 aufgeteilt werden. Die Produkte e und f und das Resultat g ergeben sich dann je in drei Einzelgruppen $e_1, e_2, e_3; f_1, f_2, f_3; g_1, g_2, g_3$; bei dieser Einteilung der Zahlen in Zifferngruppen zählt die Einteilung von rechts nach links, die höheren Indizes sind also den höheren Stellen zugeordnet.

In Fig. 26 wird mit einer Periodenlänge Pd von elf Maschinenspielen gearbeitet. Außer den erforderlichen zehn Rechenphasen muß in diesem Falle eine tote Phase eingelegt werden, damit die gegenseitige Verflechtung möglich ist.

Im folgenden sind die einzelnen Maschinenspiele mit $t_0 \dots t_i$ bezeichnet. Die angegebenen Spiele beziehen sich dabei auf die erste Rechenperiode. Für die folgenden Perioden ergeben sich die entsprechenden Spiele durch Addition von $11 \cdot n$ mit $n = 0, 1, 2 \dots$

Die Abfühlung der Variablen a, b, c, d erfolgt gleichzeitig im Spiel t_0 . In den Spielen $t_0 \dots t_5$ werden die sechs Zifferngruppen a, b_1, b_2, c, d_1, d_2 über den Verteiler 6 auf den Vorspeicher 8 übertragen. Die erste Phase P_1 hat den Multiplikator a_2

und den Standwert (Multiplikand) b_1 . Die zweite Phase P_2 schließt unmittelbar an und hat den gleichen Multiplikator a_2 und den Standwert b_2 . Die weiteren Phasen P_3, P_4, P_5 der ersten Multiplikation können erst beginnen, wenn die beiden ersten Phasen P_1, P_2 durchgelaufen sind. Bevor dies der Fall ist, beginnt die zweite Multiplikation mit den beiden unmittelbar nacheinanderlaufenden Phasen P_6, P_7 und den entsprechenden Werten c_2, d_1, d_2 .

Nach Beendigung der Phasen P_1, P_2 in den Spielen t_9, t_{10} werden in den Spielen t_{10}, t_{11}, t_{12} die drei Phasen P_3, P_4, P_5 eingeleitet. Sie haben den gemeinsamen Multiplikator a_1 . Die Phase P_3 übernimmt Standwert und Laufwert von der Phase P_1 , und die Phase P_4 übernimmt Standwert und Laufwert von der Phase P_2 . In der Phase P_5 wird zu Beginn entsprechend Fig. 22e weder Standwert noch Laufwert eingestellt, da sich der Laufwert durch die Stellenübertragungen aus der Phase P_4 aufbaut. Am Ende der Phasen P_3, P_4, P_5 ergeben deren Laufwerte die Zifferngruppen e_1, e_2, e_3 . Diese werden zunächst im Hauptspeicher 18 gespeichert. Für die Phasen P_6, P_7, P_{10} gilt Entsprechendes wie für die Phasen P_3, P_4, P_5 . Sie haben den gemeinsamen Multiplikator c_1 , übernehmen ihre Stand- und Laufwerte von den Phasen P_6, P_7 und ergeben die Zifferngruppen f_1, f_2, f_3 . Diese werden im Hauptspeicher 18 zu den Werten e_1, e_2, e_3 addiert, wobei e_1 zu f_1, e_2 zu f_2 und e_3 zu f_3 addiert wird. Diese Additionen werden unmittelbar nacheinander im Additionswerk 31 (Fig. 20) durchgeführt, wobei durch Schalten von 929 die Stellenübertragung von einer Phase zur anderen bewirkt wird. Die drei Summen g_1, g_2, g_3 ergeben das Endresultat g . Dieses wird im Spiel t_{26} gelocht. Die gesamte Rechenzeit beträgt also sechsundzwanzig Spiele bei einer Periodenlänge von elf Spielen. In Fig. 26 sind die Phasen für die weiteren Rechenprozesse gestrichelt bzw. dünn ausgezogen gezeichnet. Man sieht, wie die einzelnen Rechenprozesse ineinander verschachtelt sind. An diesem Beispiel wird auch ersichtlich, daß zwischen Abfühler 1 und Rechenwerk 10 ein Vorspeicher 8 erforderlich ist. Die Zifferngruppen a_1, c_1, c_2, d_1, d_2 müssen um mehrere Spiele verzögert werden. Hierbei muß der Wert c_1 während zwölf Spielen im Vorspeicher bleiben. Da die Periode nur elf Spiele hat, müssen die Speicherzellen zur Speicherung dieser Werte von Periode zu Periode zyklisch vertauscht werden.

Enthält ein Rechenprozeß Divisionen, so ist die Phasenaufteilung entsprechend, auch für die Rechenoperationen im Dezimalsystem gilt grundsätzlich das gleiche. Jedoch muß hier die Einstellung des Standwertes wegen der mehrfachen Verdoppelung mehrere Spiele vor der Einstellung des Multiplikators erfolgen (s. Fig. 14).

Die Steuerung der Gesamtanlage erfolgt, wie besprochen, durch Einstellungen an den Gliedern 901...933, welche beispielsweise durch einen periodisch ablaufenden Lochstreifen (1004 in Fig. 1) über ein Programmwerk (11 in Fig. 1) betätigt werden können. Hierbei teilt man die ein-

zelen Kommandos am besten in Ja-Nein-Werte auf, wie dies in den gezeigten Ausführungsbeispielen durchgeführt ist, und ordnet jedem Ja-Nein-Wert eine Lochpunktstelle auf dem Lochstreifen zu. Die technischen Mittel dieser Steuerung können mit gebräuchlichen Mitteln ausgeführt werden und brauchen im einzelnen nicht besprochen zu werden. An Stelle des Lochstreifens können auch andere Mittel, welche in der Lage sind, periodische Steuerimpulse zu erteilen, benutzt werden.

PATENTANSPRÜCHE:

1. Rechenmaschine zur Durchführung von arithmetischen Rechenoperationen unter Aufteilung jeder Rechenoperation in mehrere Teiloperationen, die in getrennten Teilrechen-
vorrichtungen durchgeführt werden, dadurch gekennzeichnet, daß zur periodischen Durchführung aufeinanderfolgender gleichartiger Rechenoperationen die zu einer Rechenoperation gehörenden Teiloperationen in Abhängigkeit von einer Steueranordnung nacheinander auf verschiedenen Teilrechen-
vorrichtungen durchgeführt werden, wobei einerseits von der einen Teilrechen-
vorrichtung die Zwischenergebnisse auf die nächste Teilrechen-
vorrichtung übertragen werden und andererseits mit der nächsten Rechenoperation bereits begonnen wird, nachdem die erste Teiloperation der vorhergehenden Rechenoperation auf der ersten Teilrechen-
vorrichtung beendet ist, so daß mehrere voneinander unabhängige Rechenoperationen gleichzeitig mit einem Phasenschub von der Zeitdauer der Durchführung einer Teiloperation durchgeführt werden.

2. Rechenmaschine nach Anspruch 1, dadurch gekennzeichnet, daß zur Zuführung der in die einzelnen Rechenoperationen eingehenden Variablen Angabenträger, z. B. Lochkarten oder ähnliche Elemente, vorgesehen sind, welche nacheinander große Posten von Werten liefern können, vorzugsweise durch Abfühl-
vorrichtungen für Lochkarten od. dgl., und daß zur Aufnahme der Resultatwerte entsprechende Vorrichtungen, vorzugsweise Loch-
vorrichtungen für Lochkarten od. dgl., vorgesehen sind (Fig. 1).

3. Rechenmaschine nach Anspruch 2, dadurch gekennzeichnet, daß bei Verwendung von Lochkarten oder dergleichen Verteiler (6, 7) zur Übertragung der Resultatwerte auf die gleichen Karten vorgesehen sind, von denen die für die Rechenoperation erforderlichen Variablen abgefühlt worden sind, wobei zwischen Abfühl- und Loch-
vorrichtungen bzw. den diesen analogen Vorrichtungen Verzögerungseinrichtungen (2) vorgesehen sind, welche den Lauf der Karte oder des analogen Elementes so lange verzögern, bis die der betreffenden Karte zugeordnete Rechenoperation in der Rechen-
vorrich-

tung durchgeführt ist, und wobei die Abfühlung der folgenden Karte bereits durchgeführt wird, bevor die Resultate der betreffenden Karte auf diese abgesetzt werden (Fig. 1).

4. Rechenmaschine nach den Ansprüchen 1 bis 3, dadurch gekennzeichnet, daß zur Weiterleitung der Stand- und Laufwerte eine Verzögerungskette (2160) vorgesehen ist, welche die Weiterleitung dieser Werte von einem Einzelwerk zum nächsten so lange verzögert, wie zur Durchführung einer Einzeladdition erforderlich ist (Fig. 7, 12).

5. Rechenmaschine nach Anspruch 4, dadurch gekennzeichnet, daß Register (135.1) zur Stellenverschiebung der Standwerte und der Laufwerte relativ zueinander bei der Übertragung von einem Einzelwerk zum nächsten vorgesehen sind.

6. Rechenmaschine nach Anspruch 5, dadurch gekennzeichnet, daß der Multiplikator am Anfang der Multiplikation mit sämtlichen Ziffern gleichzeitig eingestellt wird (115), wobei durch Verzögerungsketten (16.15...16.0) die Übertragung der einzelnen Ziffern des Multiplikators auf die zugeordneten Einzelwerke so verzögert wird, daß ihre Einstellung an den einzelnen Werken (15.1...15.16) in dem Augenblick erfolgt, in dem auch die zugeordneten Stand- und Laufwerte auf das betreffende Einzelwerk eingestellt werden (Fig. 7).

7. Rechenmaschine nach Anspruch 6, dadurch gekennzeichnet, daß dem ersten Einzelwerk die höchste Dualziffer des Multiplikators (130.15) zugeordnet ist und der Laufwert von Einzelwerk (B) zu Einzelwerk um eine Dualstelle in Richtung der den höheren Potenzen von 2 zugeordneten Dualstellen verschoben wird (135.1 in Fig. 12).

8. Rechenmaschine nach Anspruch 5, dadurch gekennzeichnet, daß Verzögerungsketten (2215...2200) vorgesehen sind, welche die in den einzelnen Werken gebildeten Ziffern des Quotienten so verzögern, daß am Schluß der Division der gesamte Quotient gleichzeitig auf »Quotientenglieder« (117) übertragen werden kann (Fig. 7).

9. Rechenmaschine nach Anspruch 5, dadurch gekennzeichnet, daß Verzögerungsketten (2401...2404) vorgesehen sind, um die Standwerte auf die Additionswerke der zugeordneten Einzelwerke des Summanden zu übertragen, so daß die der gleichen Dualstelle der Systemkennzahl zugeordneten Standwerte und die der gleichen Dualstelle der Systemkennzahl zugeordneten Einzelwerke auch einander zugeordnet sind (Fig. 14).

10. Rechenmaschine nach Anspruch 5, dadurch gekennzeichnet, daß Register (233.1; 2164) vorgesehen sind, um bei den Übertragungen der Stand- und Laufwerte von einem Einzelwerk zum nächsten zwischen zwei verschiedenen Stellen des benutzten Zahlensystems zugeordneten Einzelwerken eine Verschiebung

des Laufwertes relativ zu den Standwerten um eine Stelle des benutzten Zahlensystems zu bewirken (Fig. 15).

11. Einrichtung zur Prüfung für eine Rechenmaschine nach den Ansprüchen 8 bis 10, dadurch gekennzeichnet, daß in jeder Stelle des verwendeten Zahlensystems das Kriterium gebildet wird, ob die Ziffer dieser Stelle ungleich 0 ist, indem die einzelnen Dualziffernglieder (600...603) der Dualzahl, welche diese Ziffer darstellen, parallel auf ein disjunktives Ziffernglied (630) einwirken, welches geschaltet wird, falls mindestens eines der Dualziffernglieder den der Ziffer (L) entsprechenden Zustand einnimmt, und daß die disjunktiven Ziffernglieder (630) auf in Reihe geschaltete Umschaltglieder (Ruhekontakte 2125) einwirken, wodurch die Addition der Korrekturwerte gesteuert wird (Fig. 17).

12. Rechenmaschine nach Anspruch 1 oder folgenden, dadurch gekennzeichnet, daß zwei verschiedenen Zifferngruppen entsprechende Phasen unmittelbar nacheinander die einzelnen Werke durchlaufen, wobei die Stellenübertragung auf die in bezug auf die Stellenkapazität der einzelnen Additionswerke nächsthöhere Stelle (131.15) um ein Maschinenspiel verzögert als Stellenübertragung auf die unterste Stelle (136.1) des gleichen Additionswerkes einwirkt (Fig. 12).

13. Rechenmaschine nach Anspruch 1 oder folgenden, dadurch gekennzeichnet, daß Verzögerungsketten (35.1, 35.2) vorgesehen sind, um die Stand- und Laufwerte der letzten Einzelwerke auf die ersten Einzelwerke zurückzuübertragen, um Rechnungen, bei denen die Stellenzahl des Multiplikators bzw. des Quotienten größer ist als die Anzahl der Einzel-

werke, nacheinander in mehreren Phasen durchrechnen zu können (Fig. 7, 9).

14. Rechenmaschine nach Anspruch 13, dadurch gekennzeichnet, daß zur Rückübertragung der Stand- und Laufwerte steuerbare Verzögerungsketten (2131...2133) vorgesehen sind, durch welche die Anzahl der zwischen den aneinander anschließenden Phasen liegenden Maschinenspiele einstellbar ist (Fig. 9).

15. Rechenmaschine nach Anspruch 1 oder folgenden, dadurch gekennzeichnet, daß Verzögerungsketten (2171) vorgesehen sind, um die Stellenübertragung auf die in bezug auf die Stellenkapazität der einzelnen Additionswerke nächsthöhere Stelle (204) um ein Maschinenspiel verzögert als Stellenübertragung auf die unterste Stelle des Additionswerkes (203) einwirken zu lassen, so daß Additionen, welche die Stellenkapazität des Additionswerkes überschreiten, in zwei unmittelbar aufeinanderfolgenden Phasen durchgeführt werden können (Fig. 20).

16. Rechenmaschine nach Anspruch 1 oder folgenden, dadurch gekennzeichnet, daß das Programmwerk (11) zur Steuerung der Vorgänge in den einzelnen Teilrechenwerken und der Übertragungen von Werten zwischen diesen zur Ausgabe periodischer Befehlsfolgen an die verschiedenen Werke ausgebildet ist (Fig. 11).

In Betracht gezogene Druckschriften:

Deutsche Patentschriften Nr. 657 267, 679 641; deutsche Auslegeschriften Nr. 1 021 188,

1 011 178;

USA.-Patentschrift Nr. 2 174 683.

In Betracht gezogene ältere Patente:

Deutsches Patent Nr. 738 647.

Hierzu 9 Blatt Zeichnungen

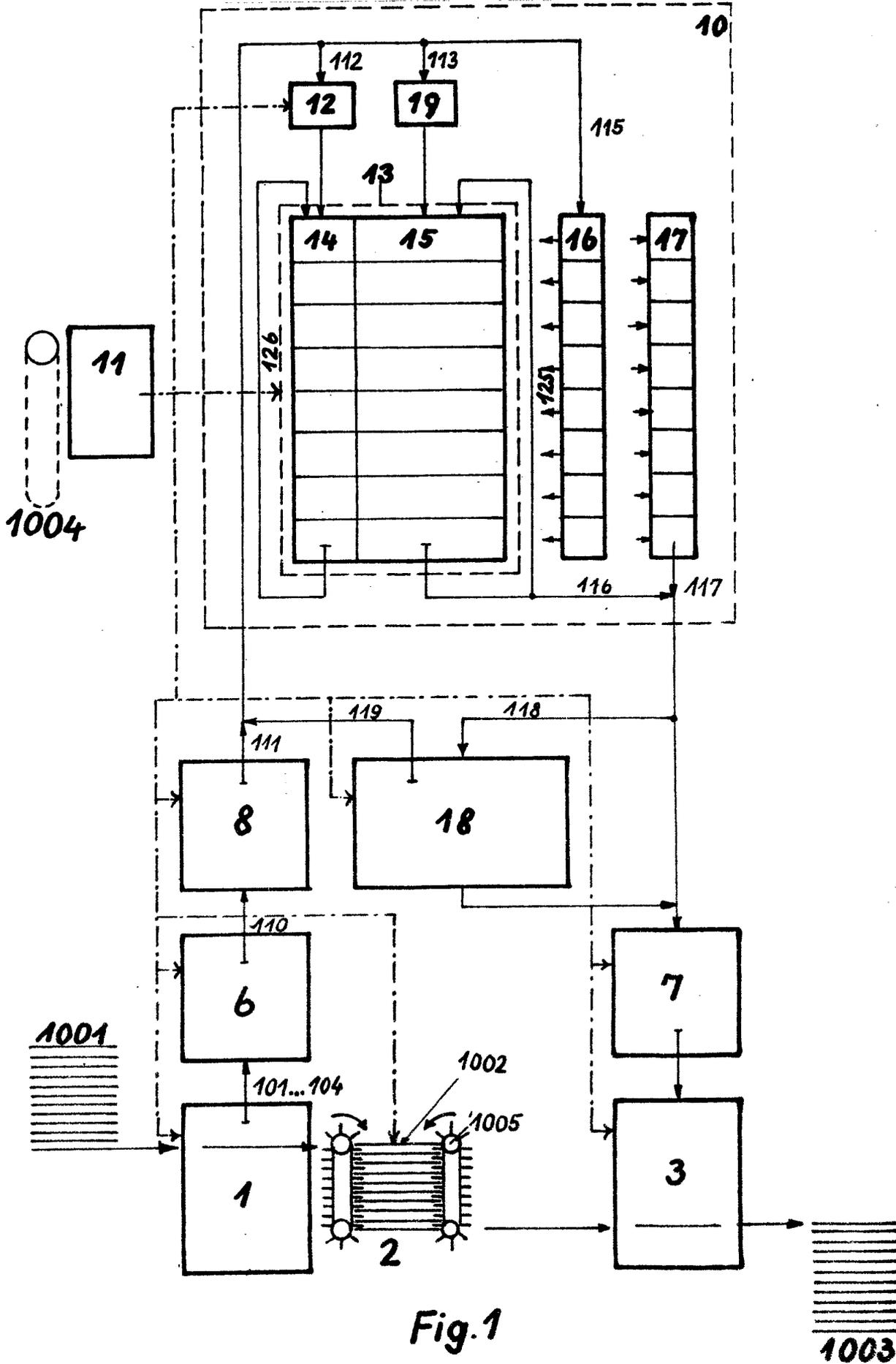


Fig. 1

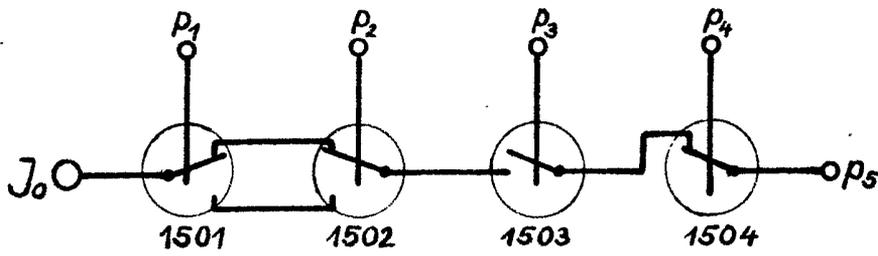


Fig. 2a

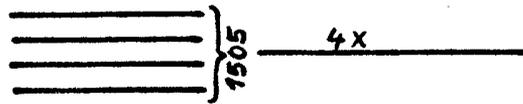


Fig. 2b

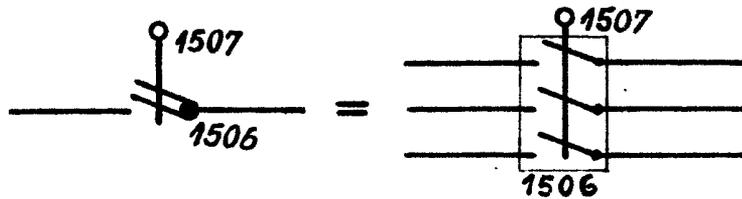


Fig. 2c

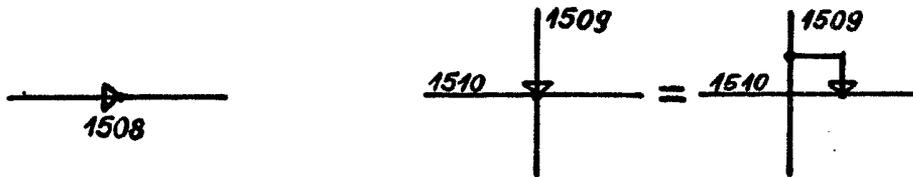


Fig. 2d

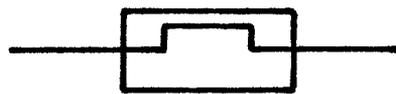


Fig. 2e

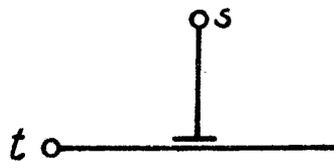


Fig. 2f

Fig. 2

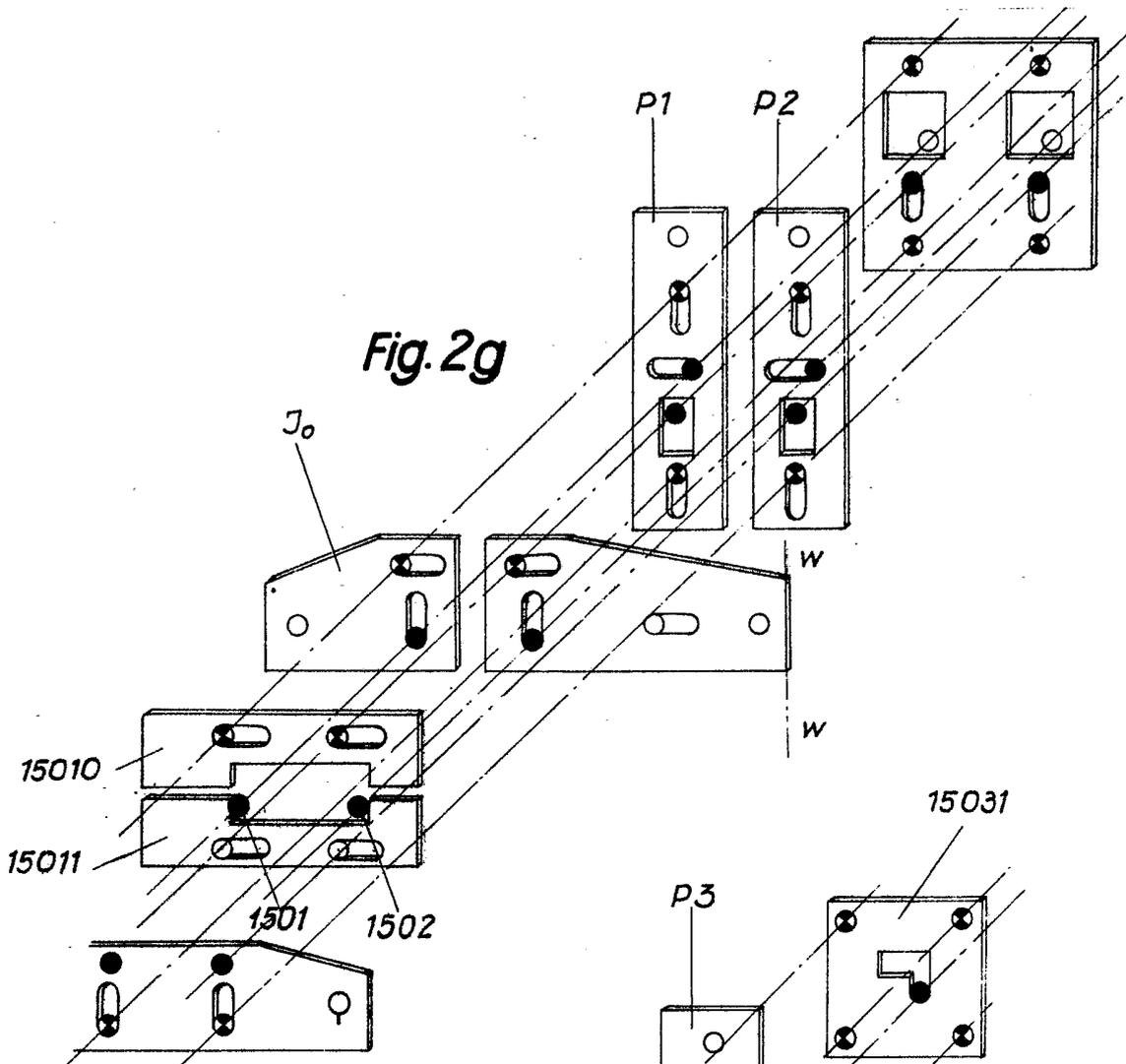


Fig. 2h

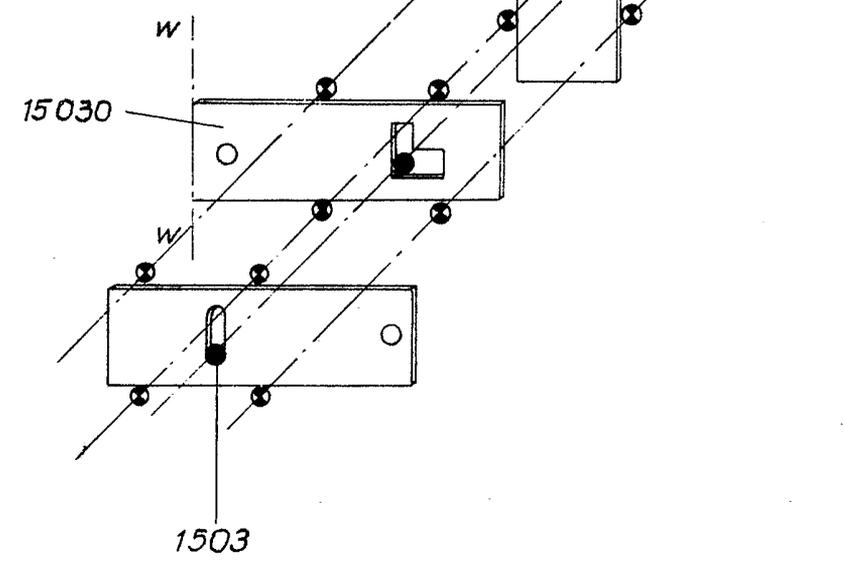
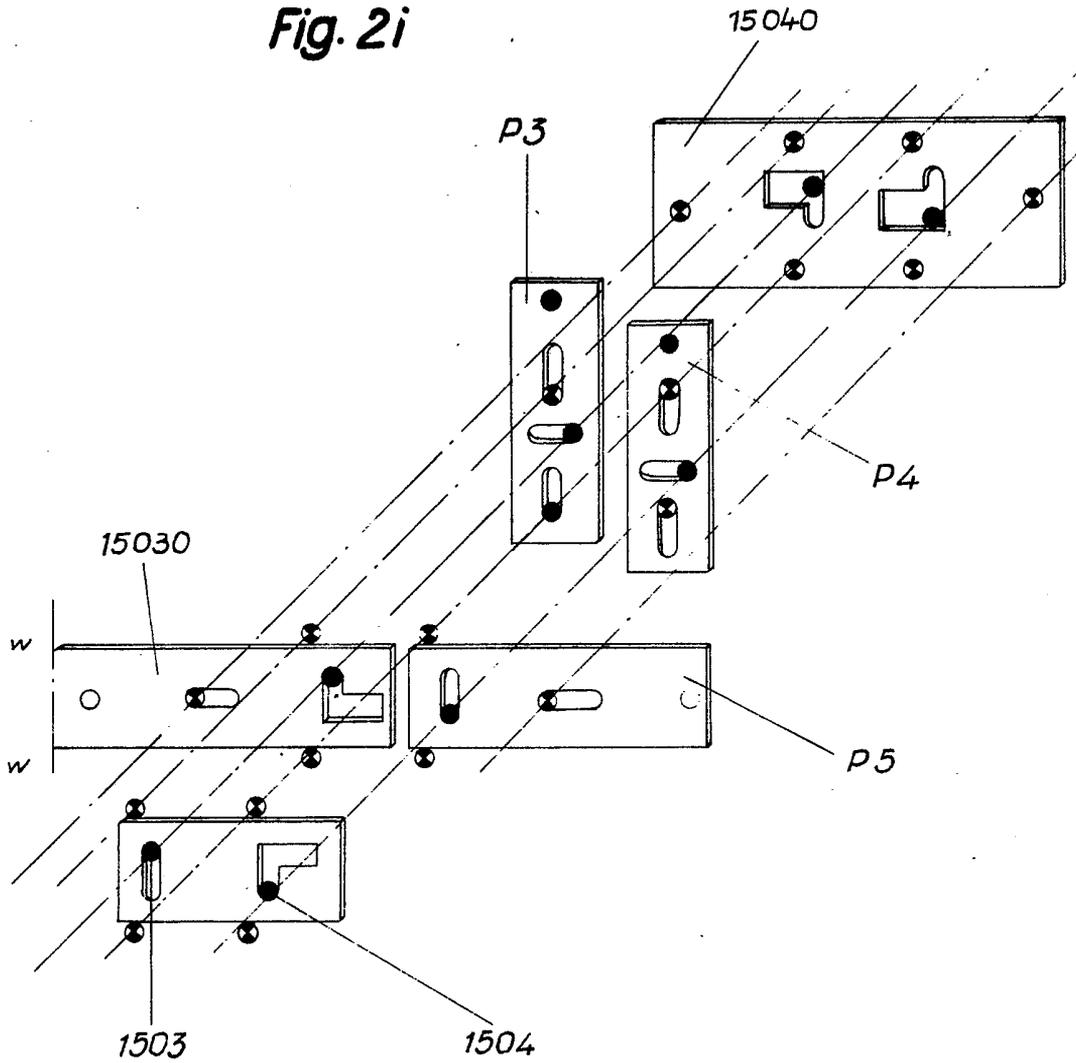


Fig. 2i



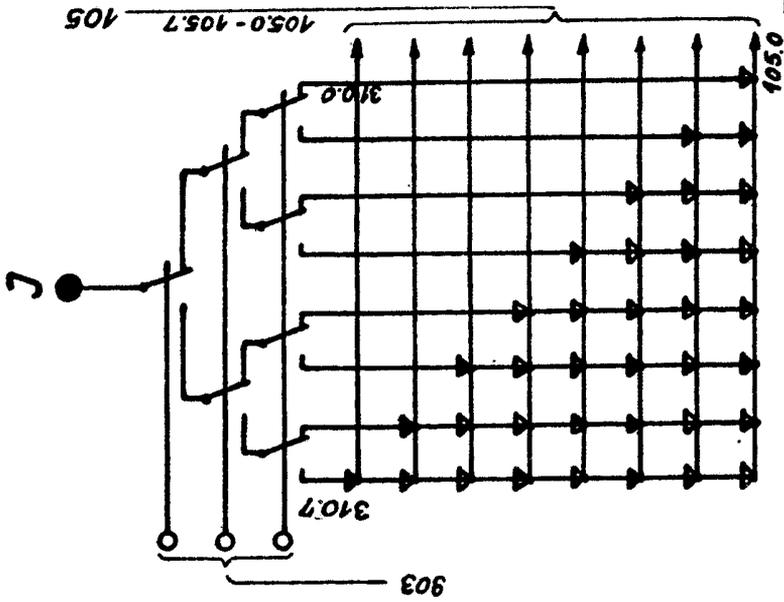


Fig. 4

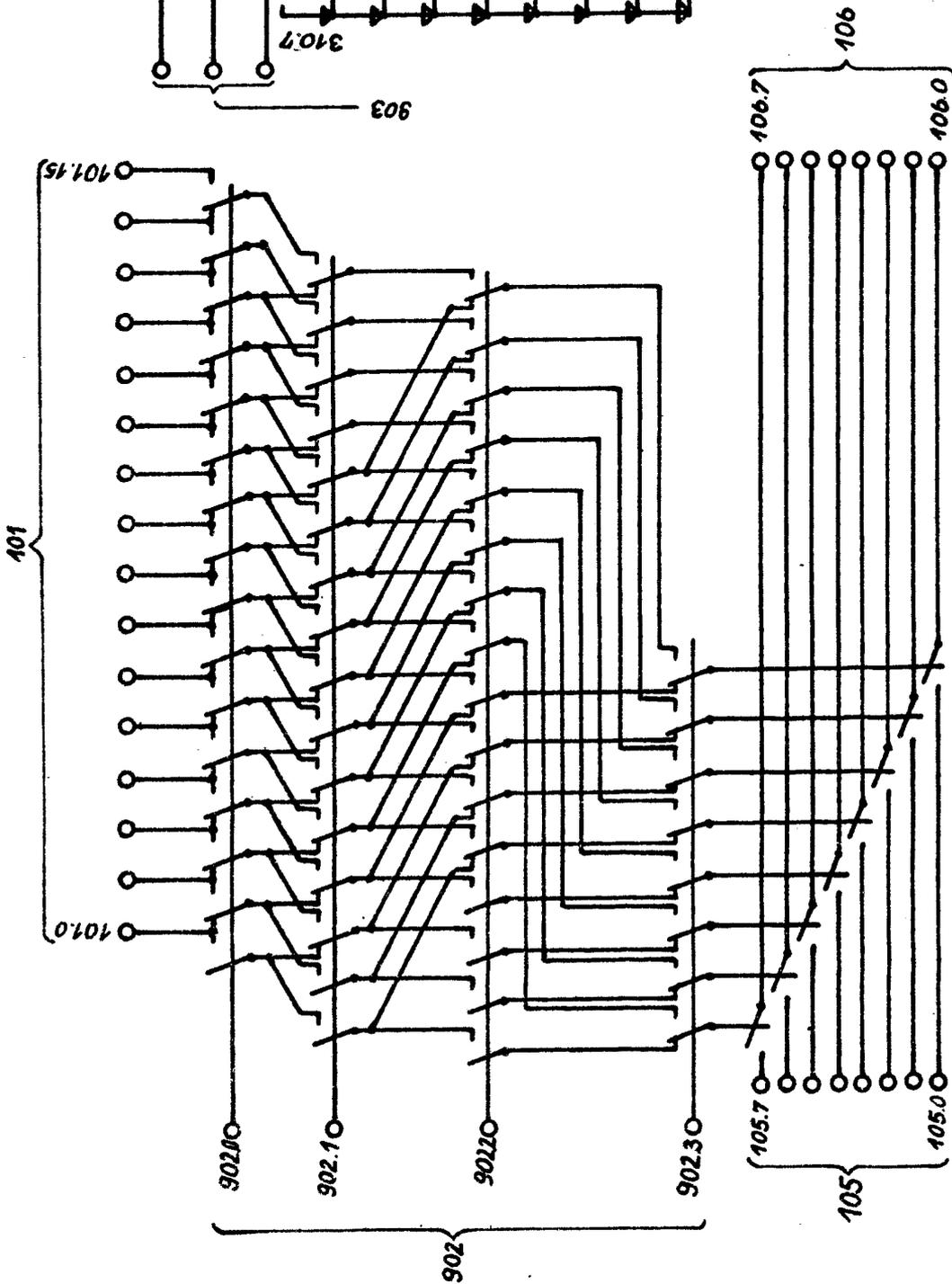


Fig. 3

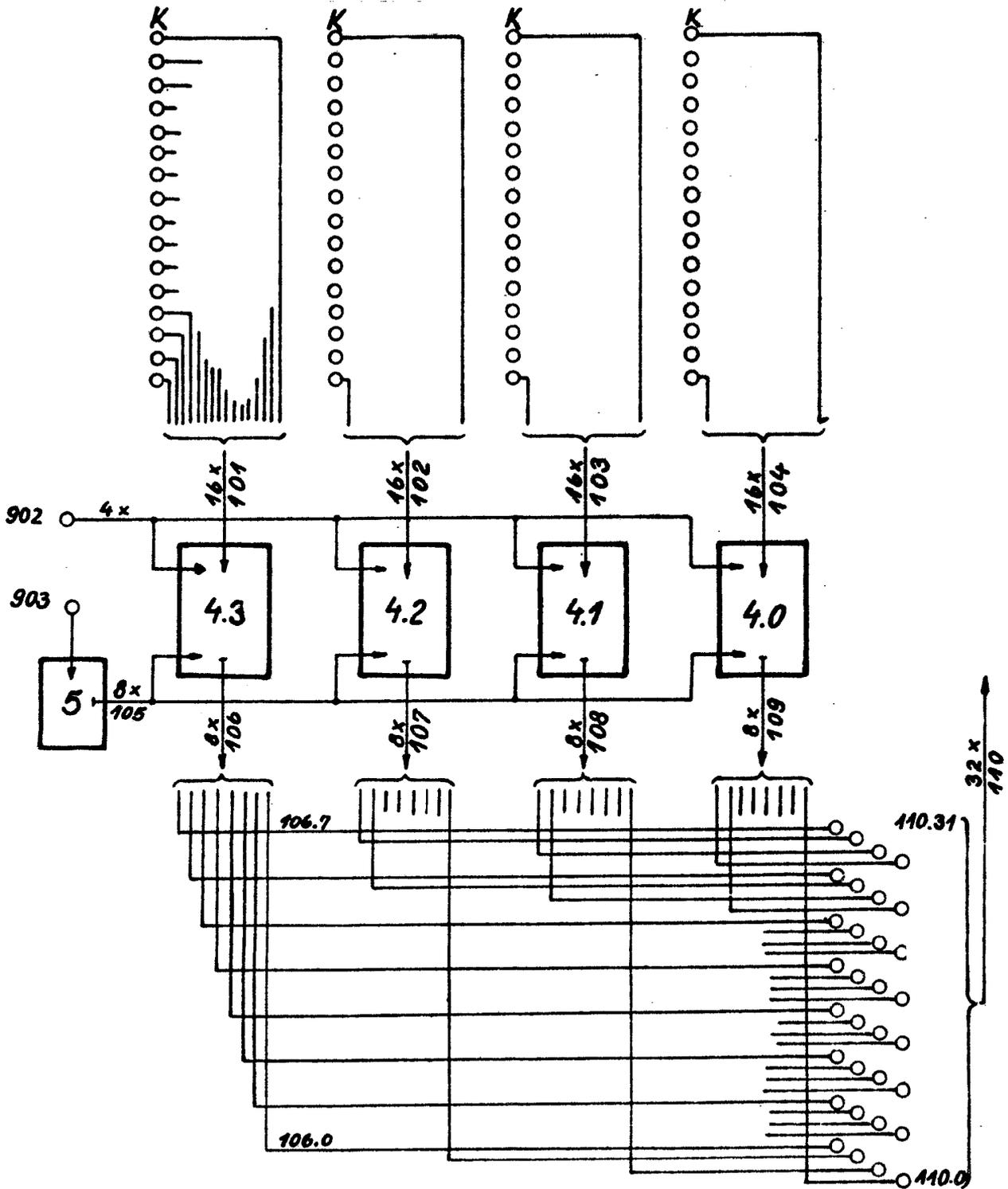


Fig. 5

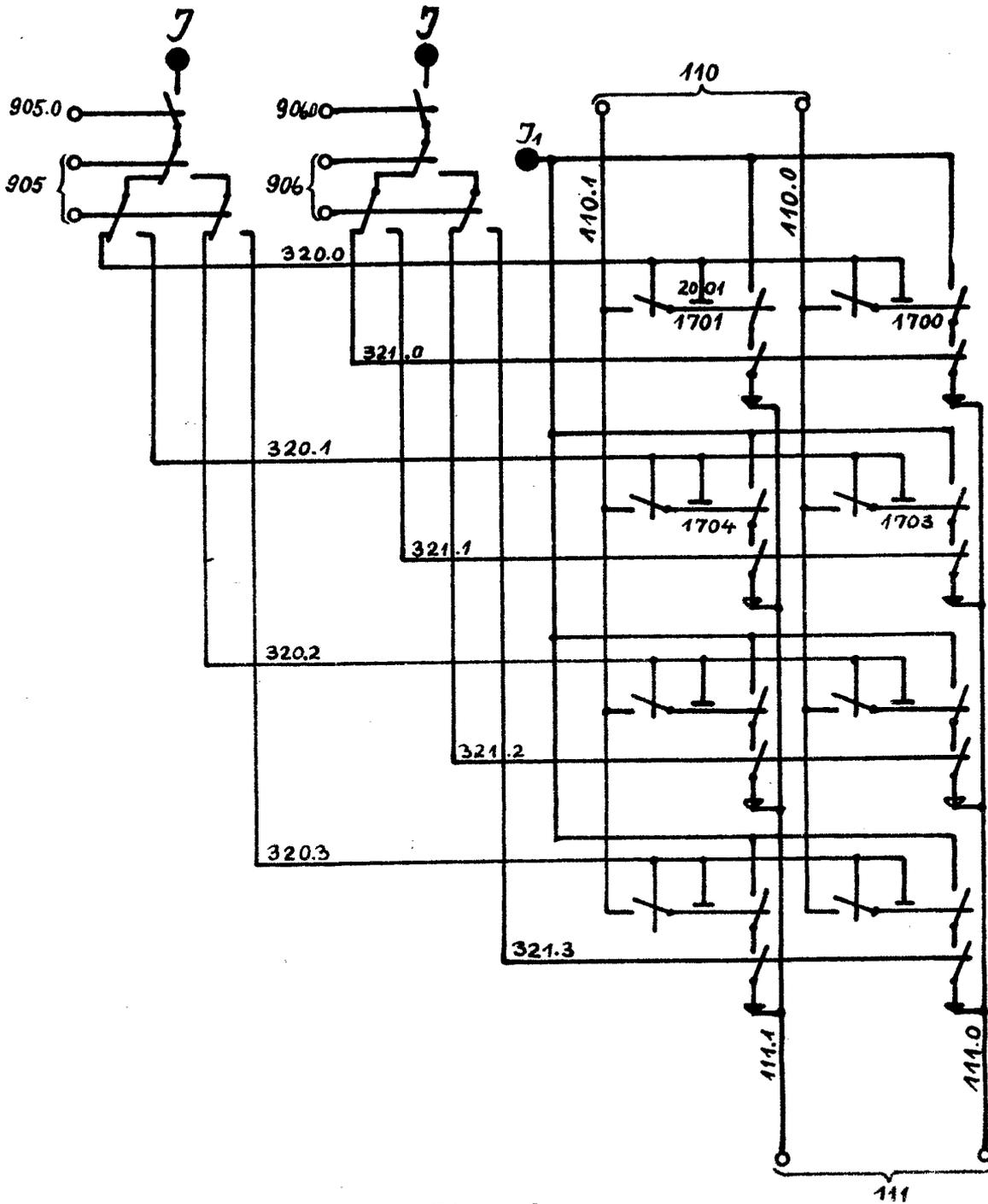


Fig. 6

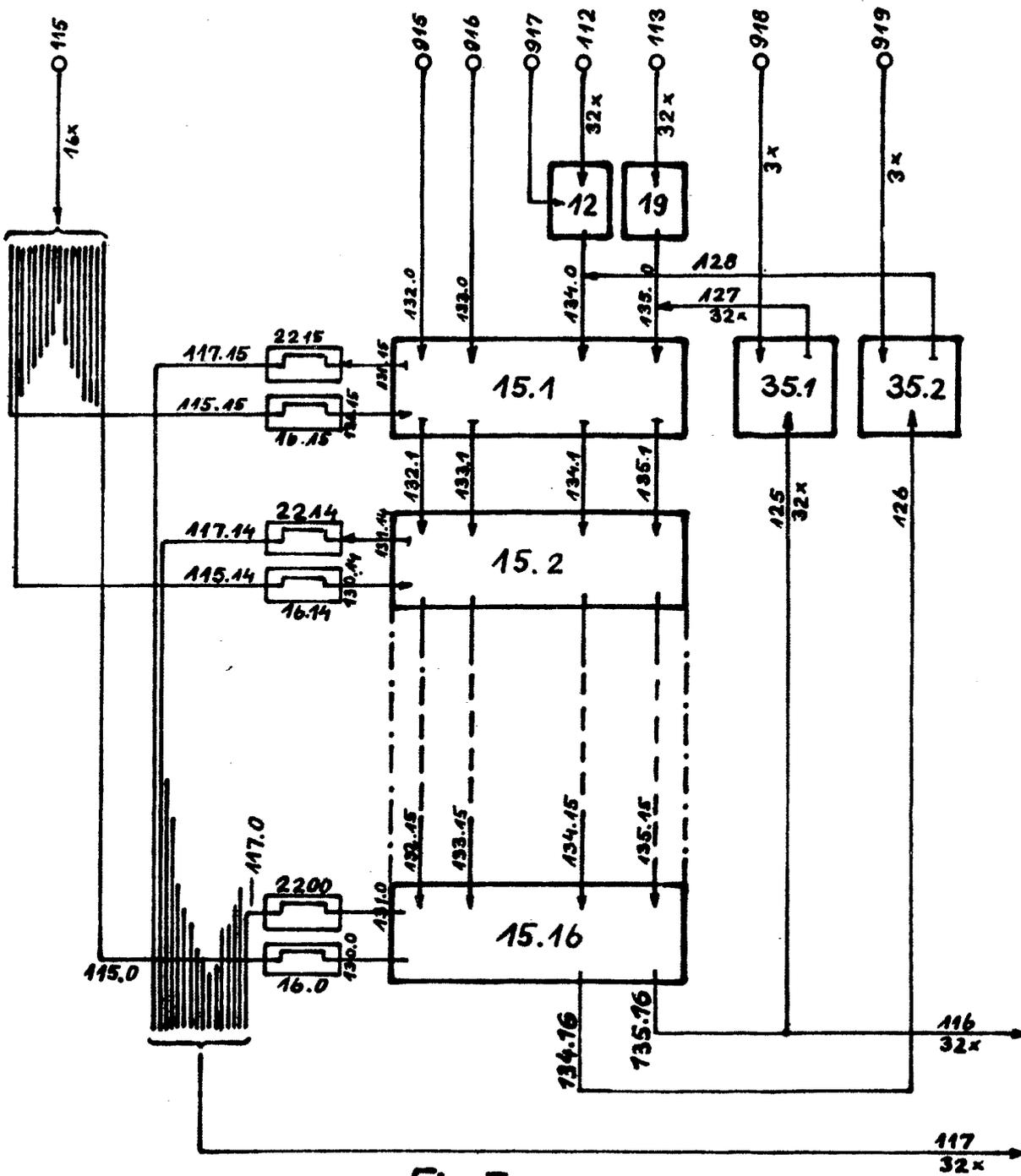


Fig. 7

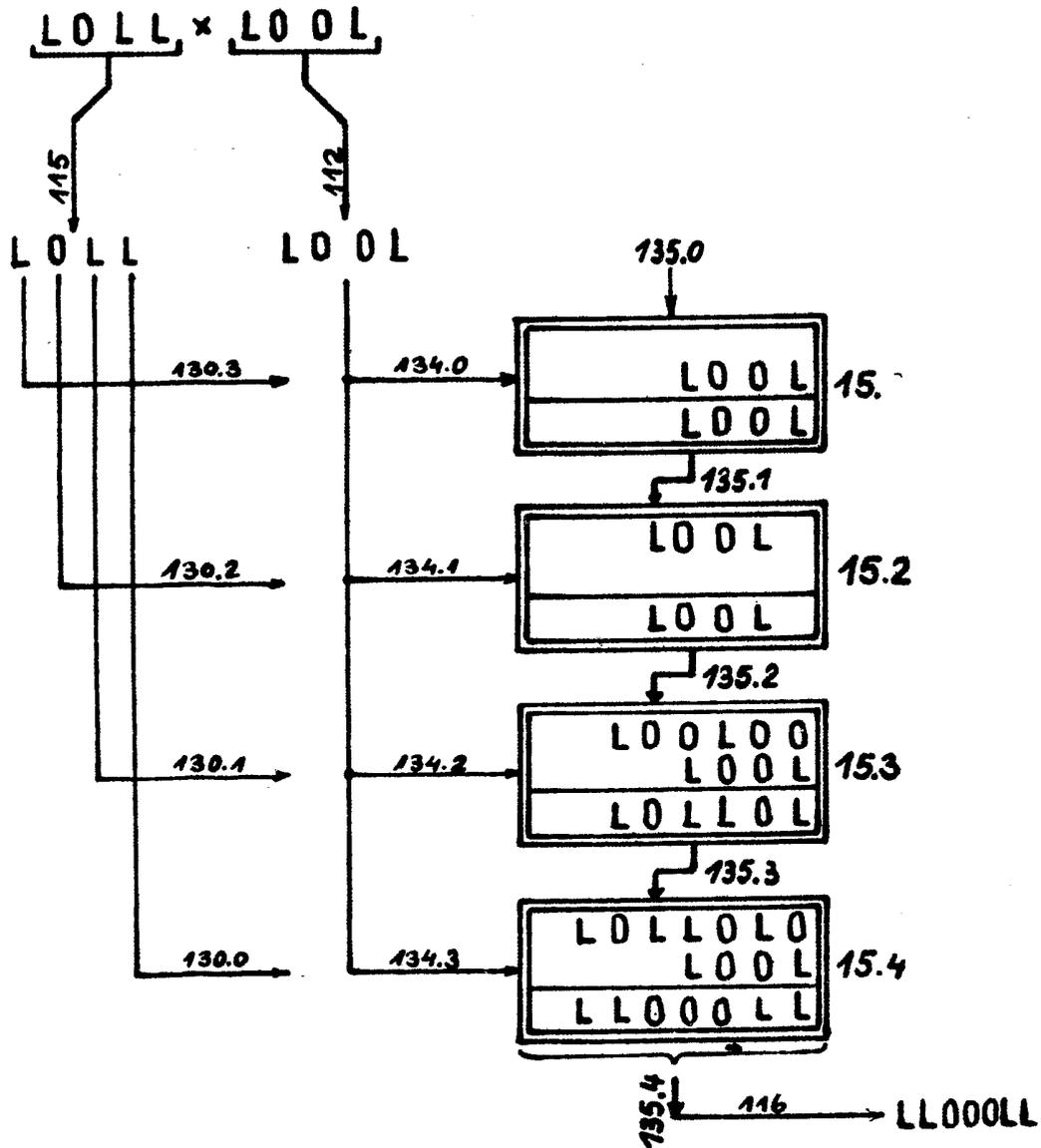
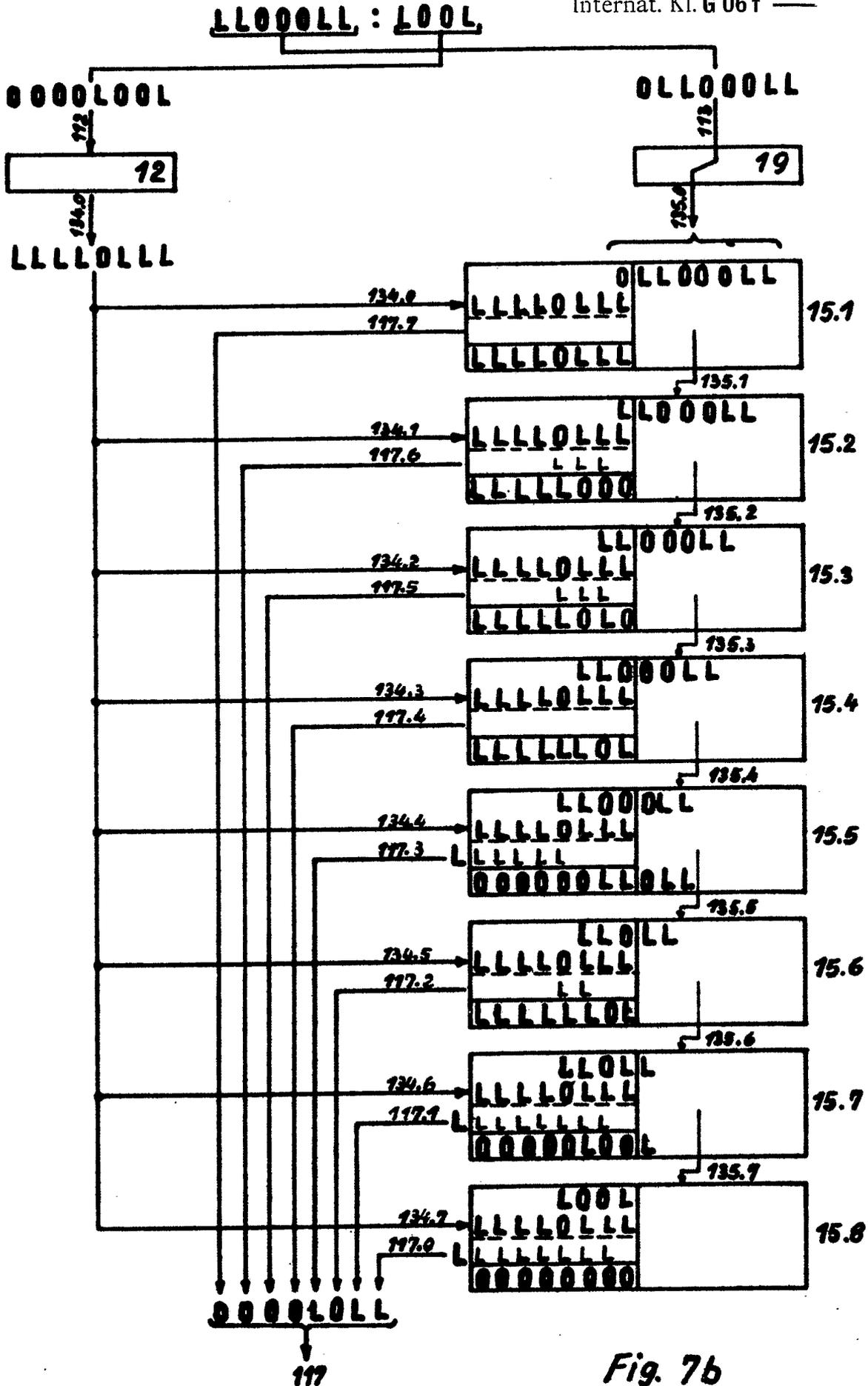


Fig. 7a



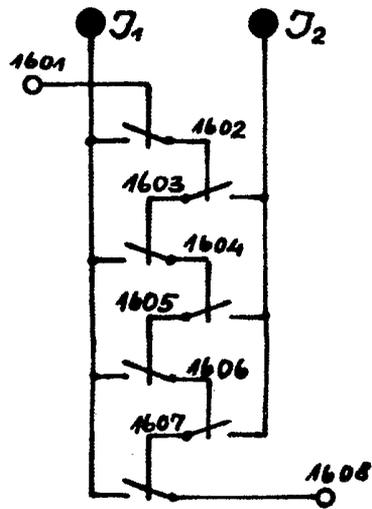


Fig. 8

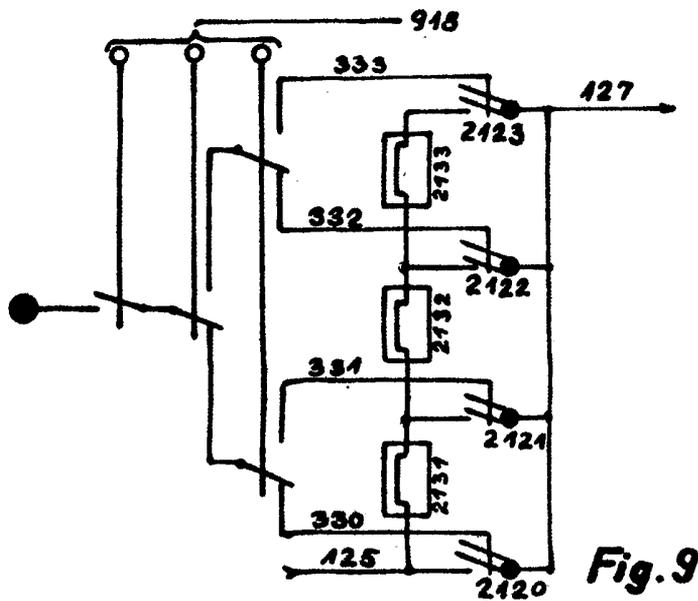


Fig. 9

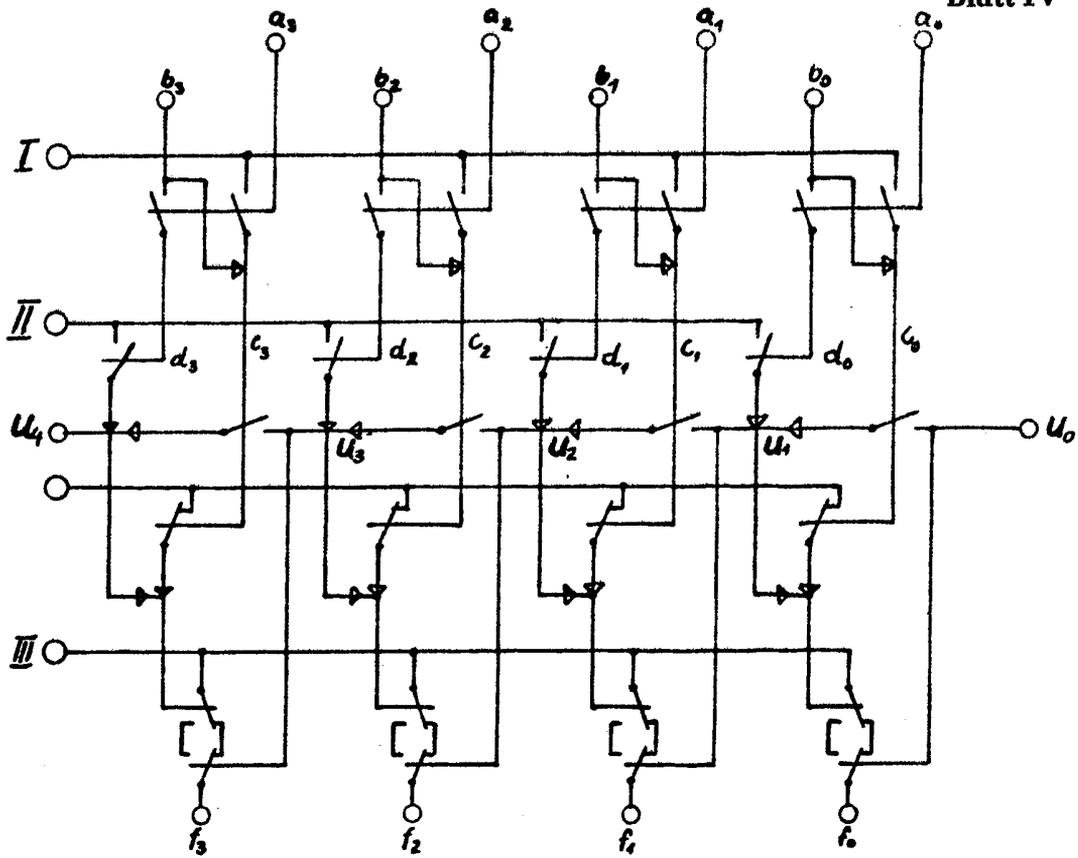


Fig. 10

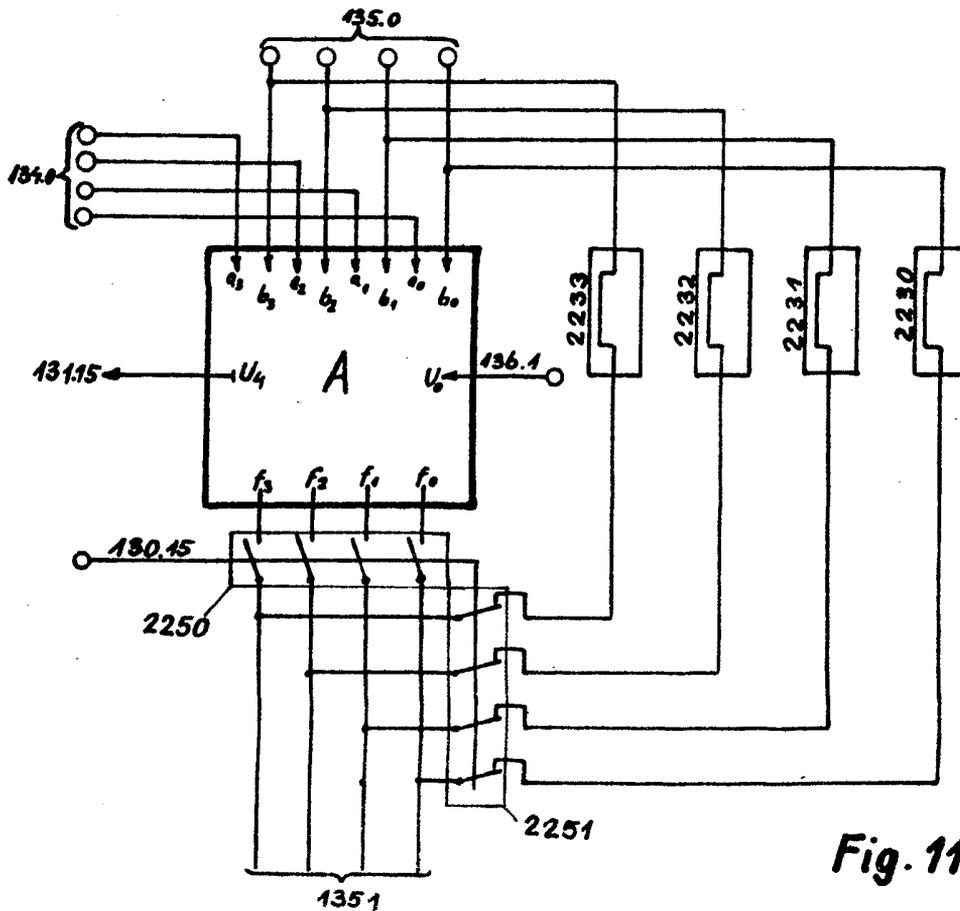


Fig. 11

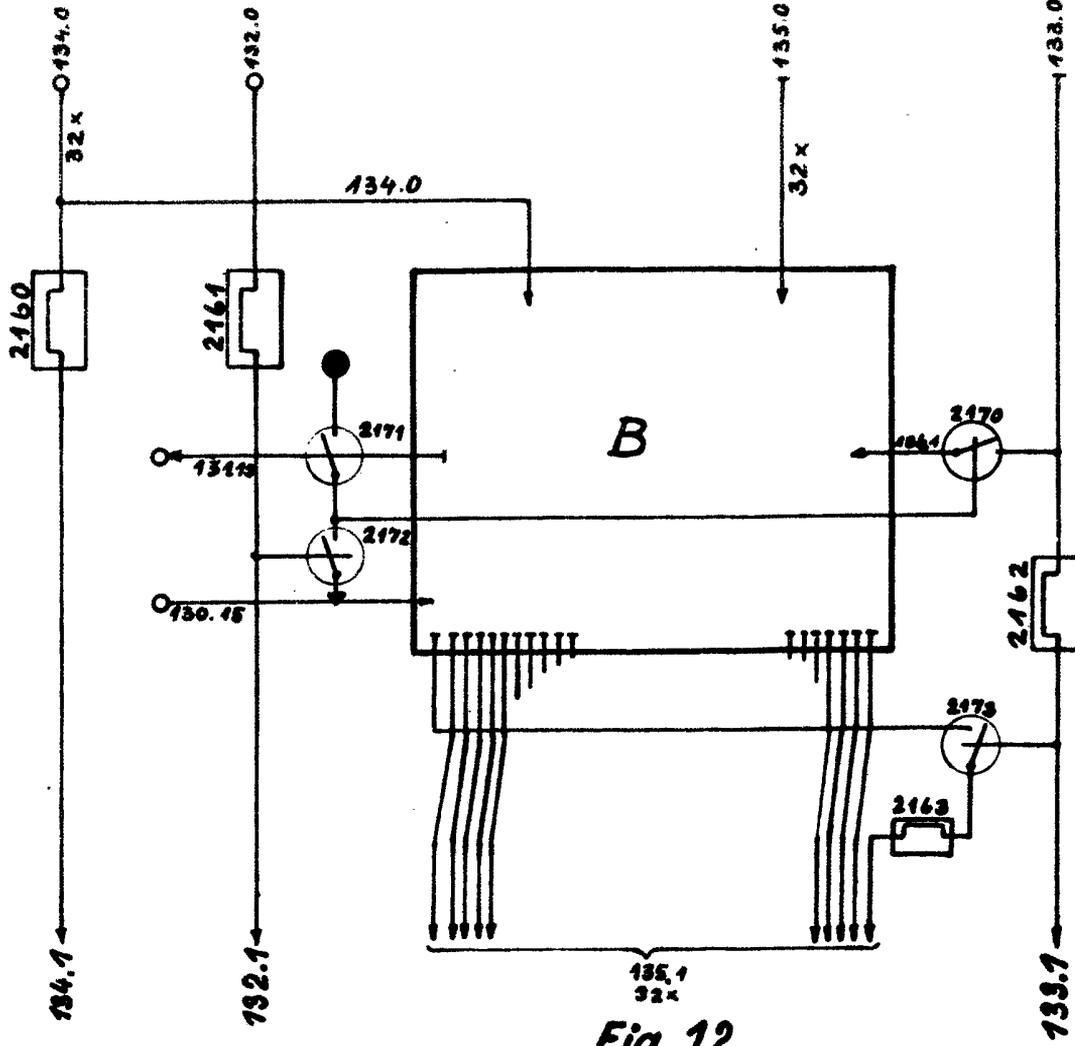


Fig. 12

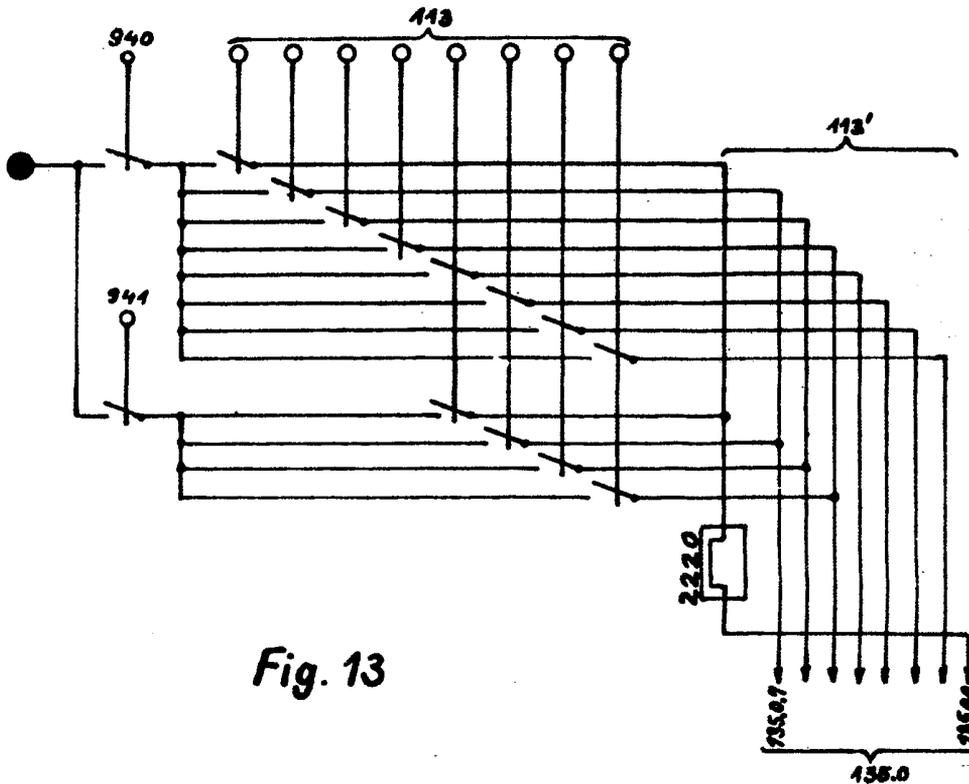


Fig. 13

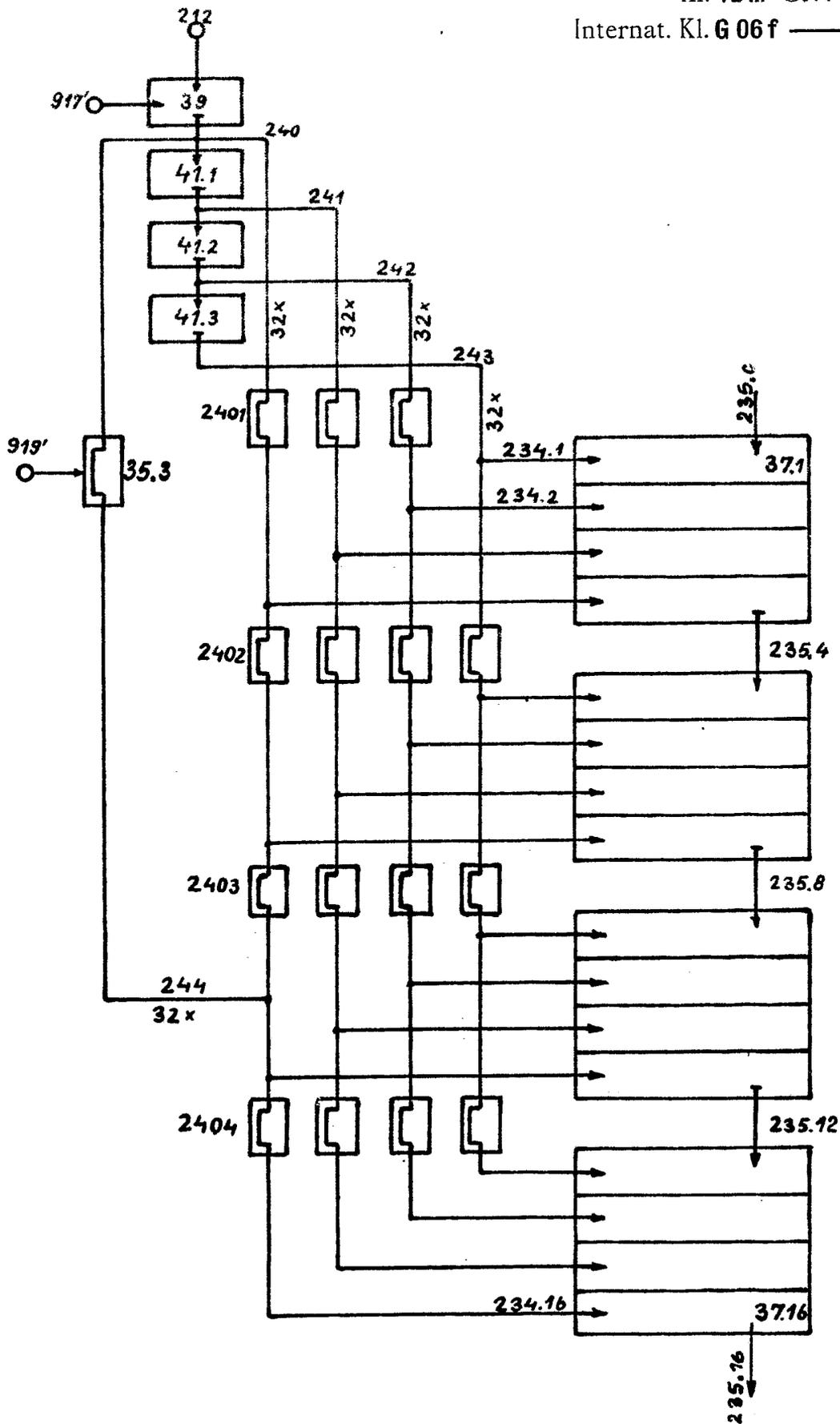


Fig. 14

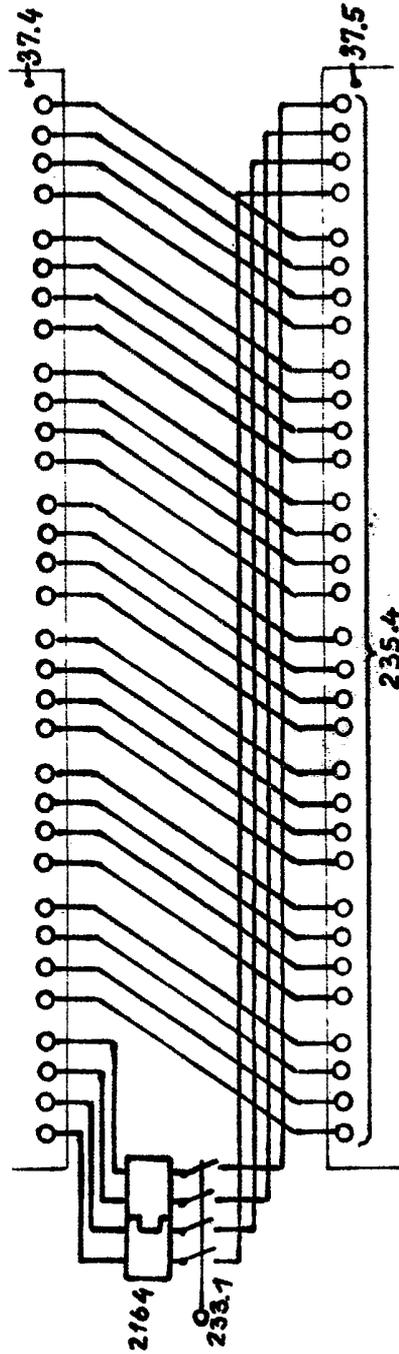


Fig. 15

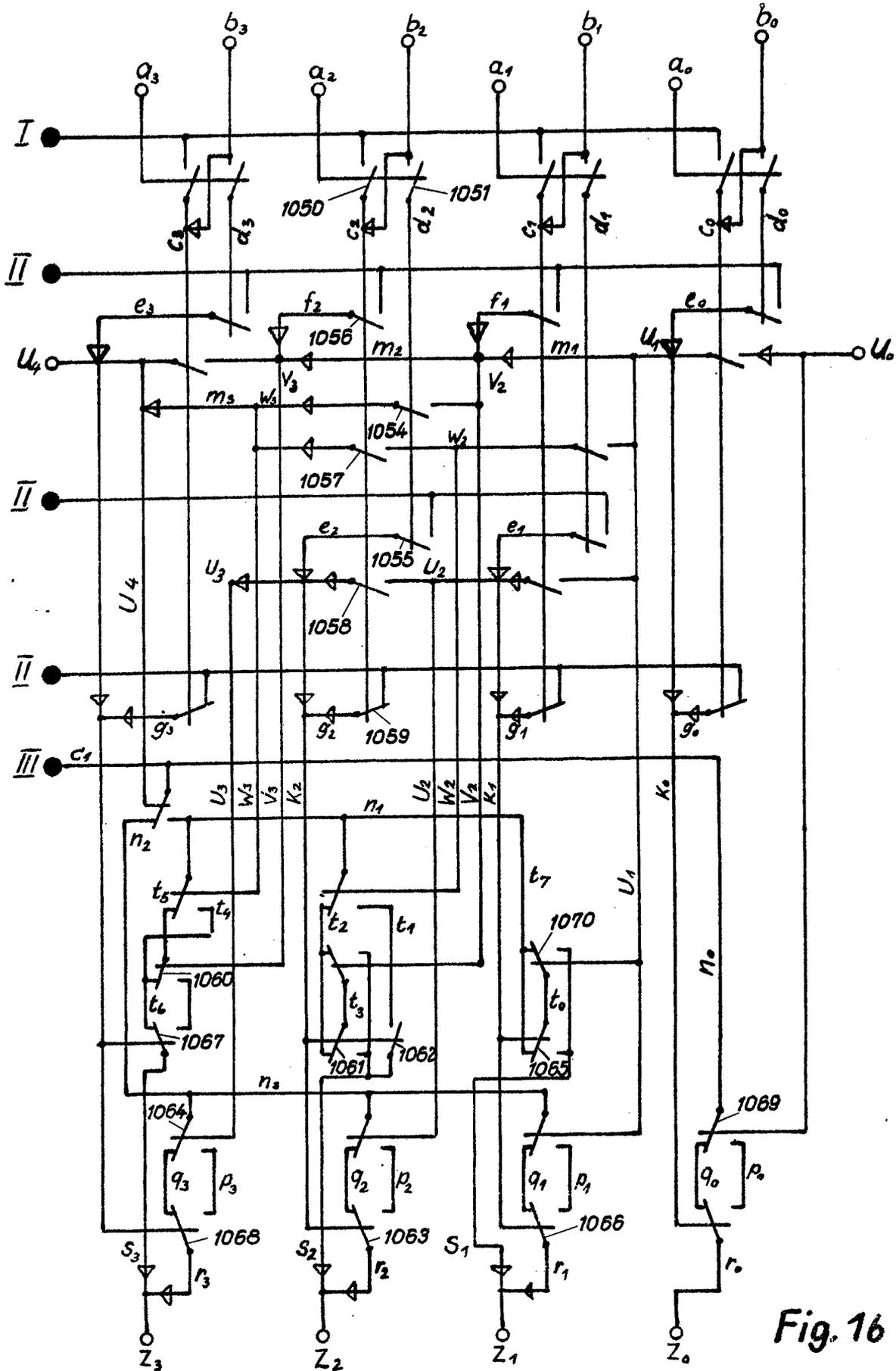


Fig. 16

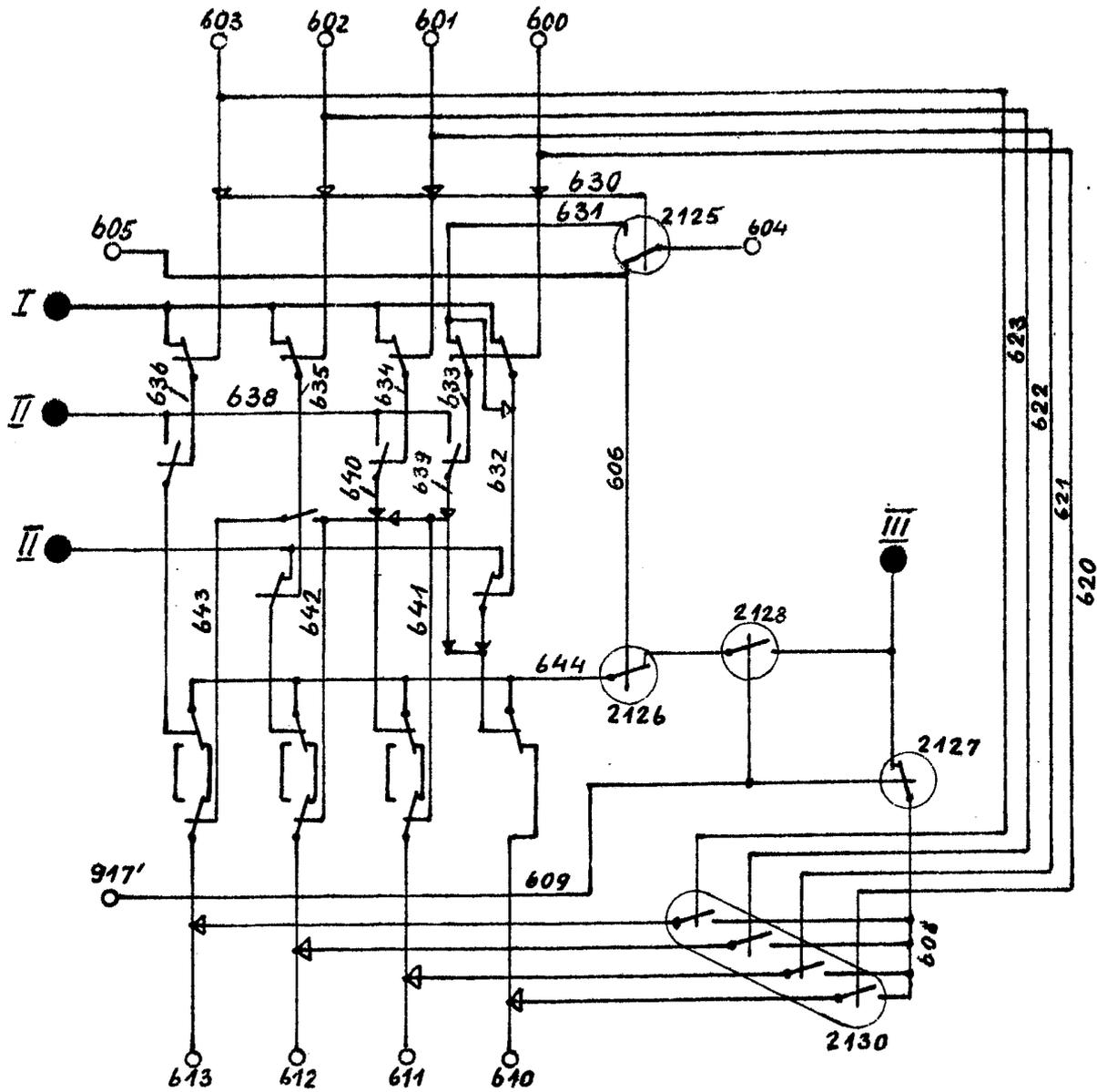


Fig. 17

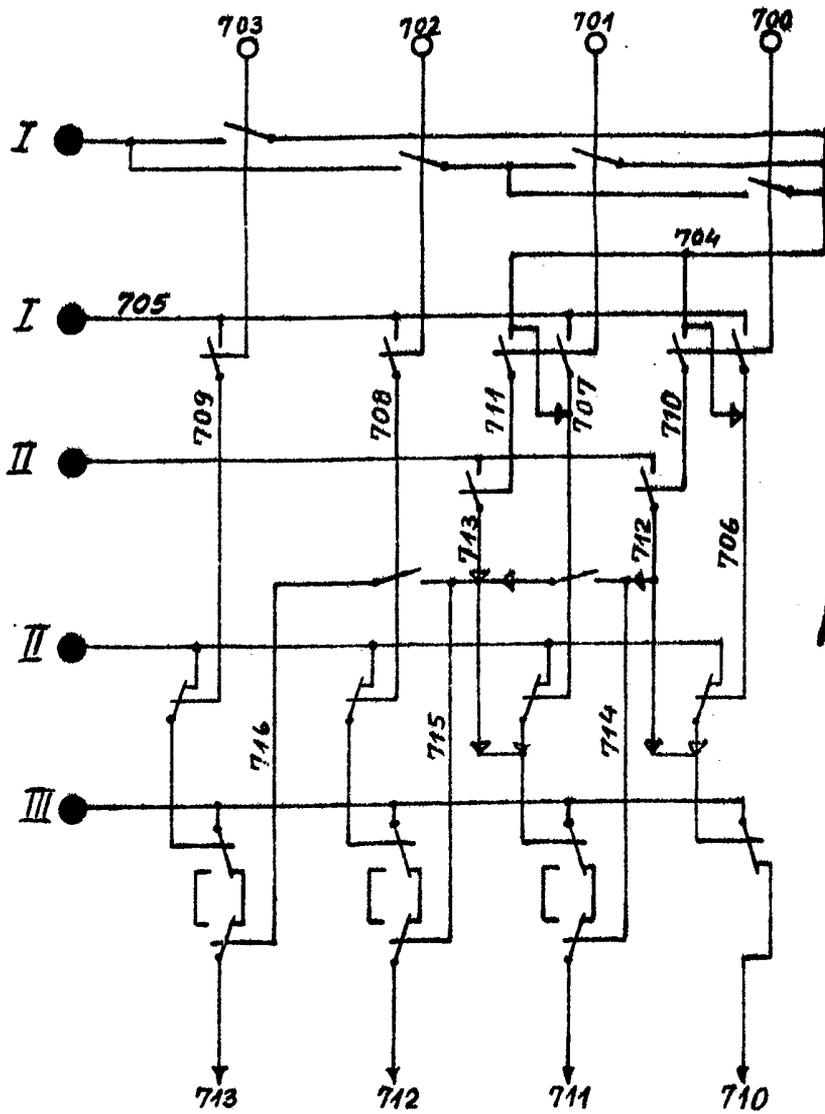


Fig. 18

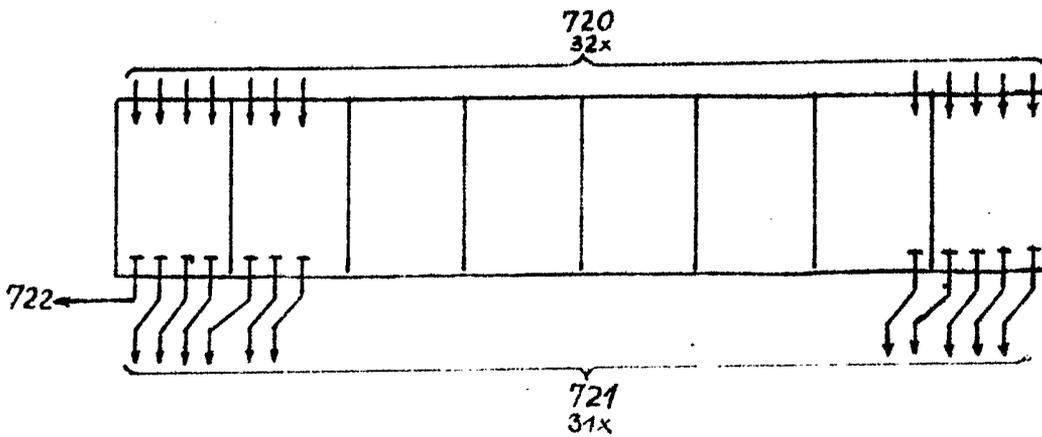


Fig. 19

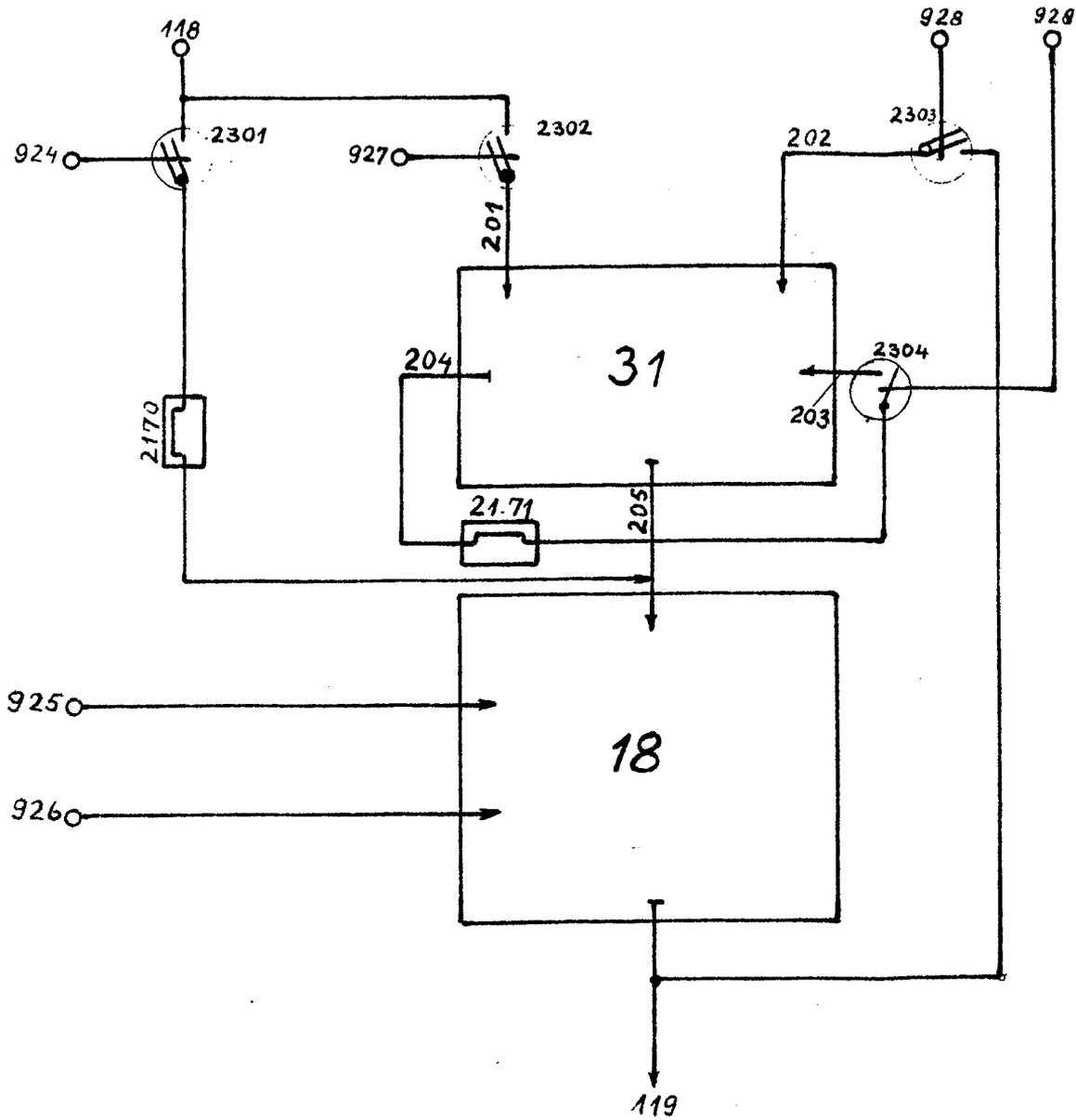


Fig. 20

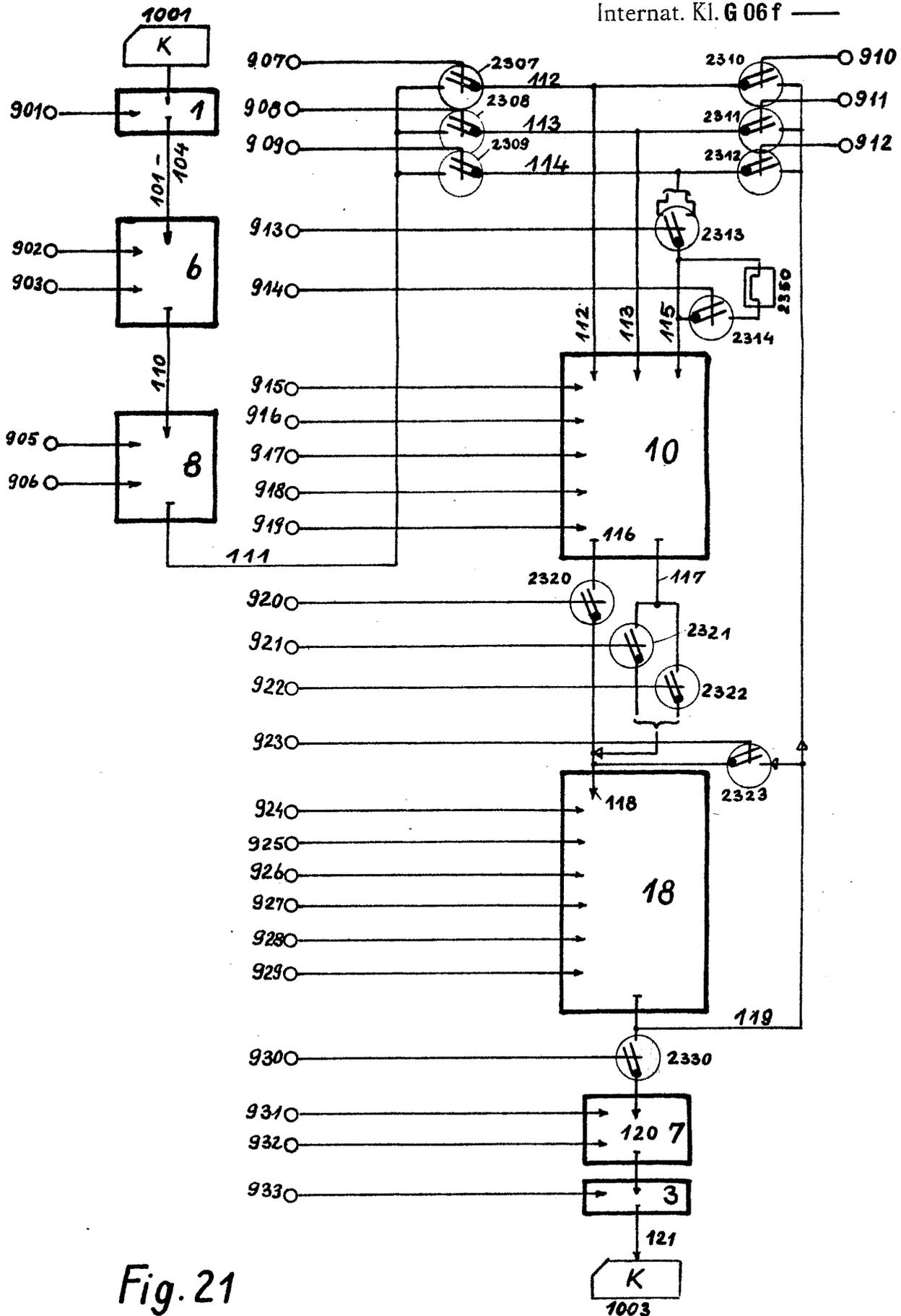


Fig. 21

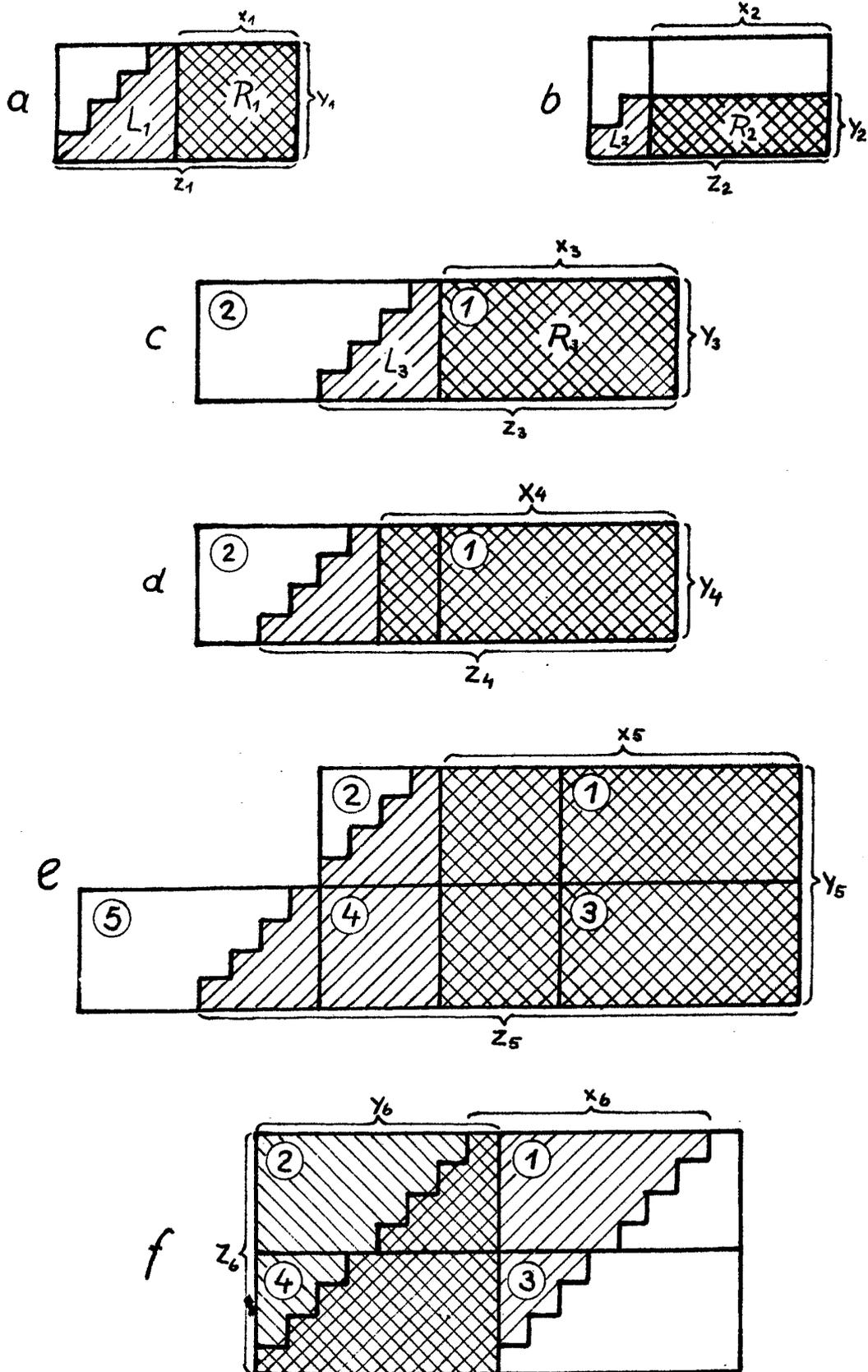


Fig. 22a-f

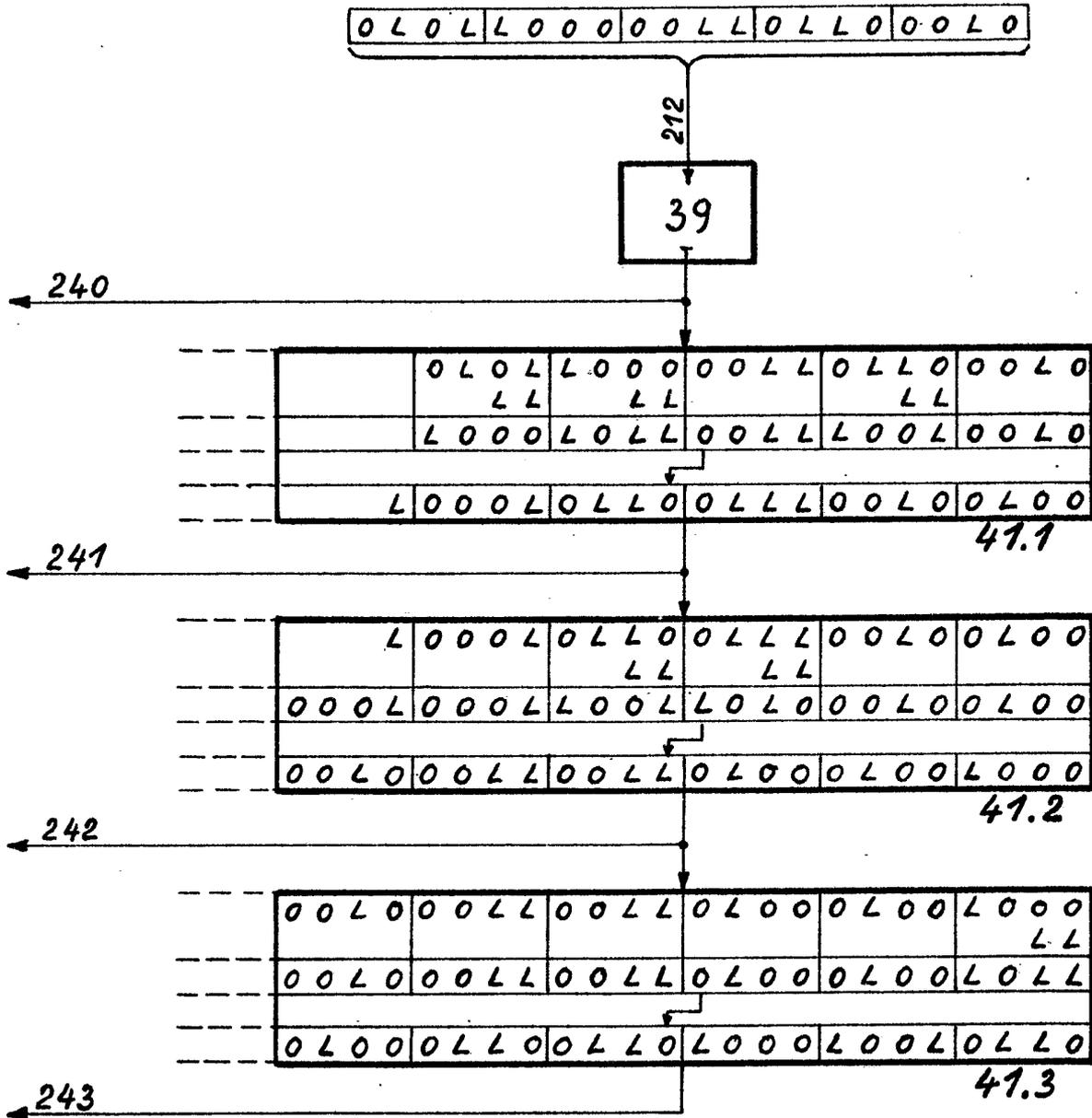
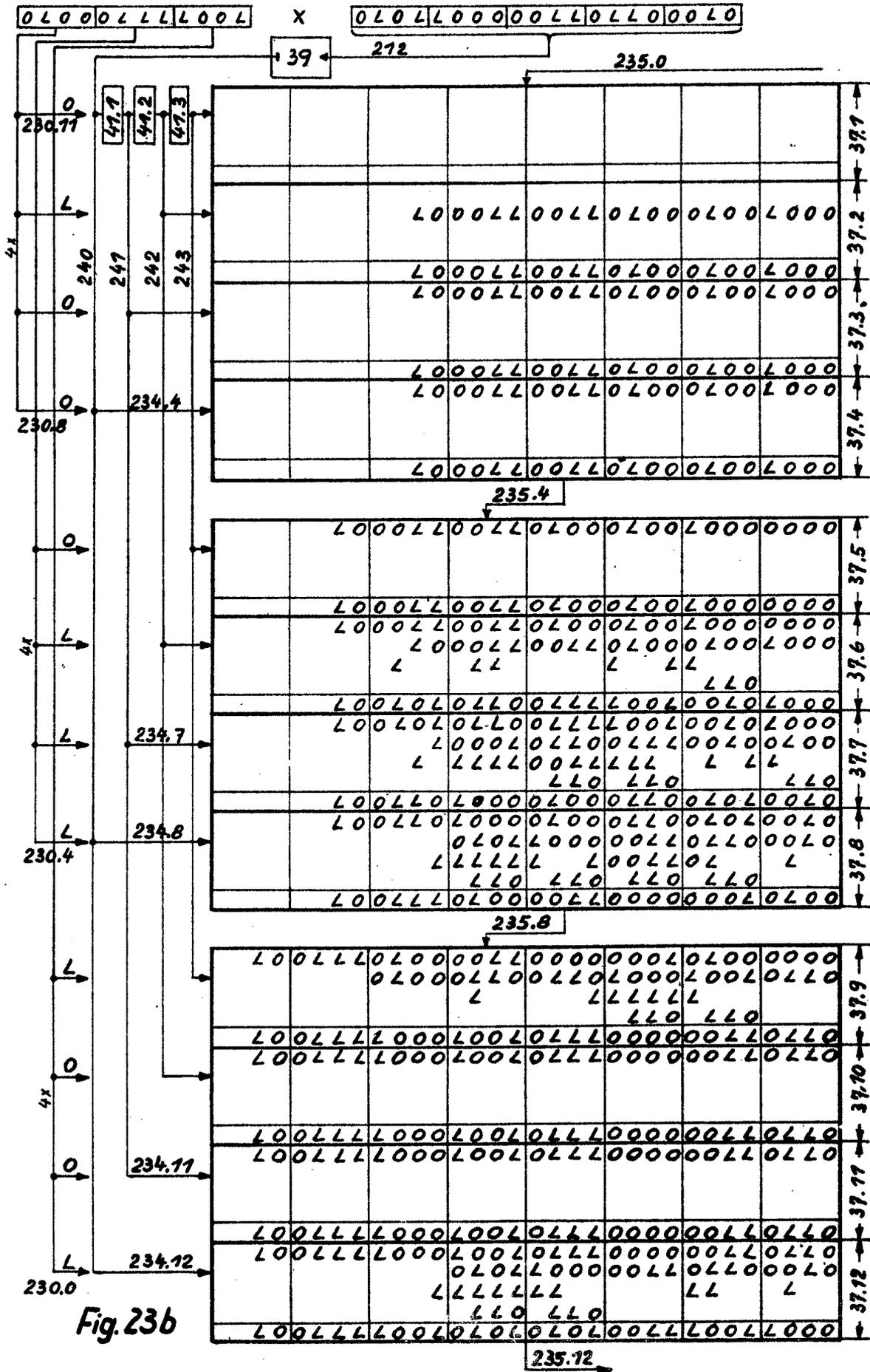


Fig. 23 a



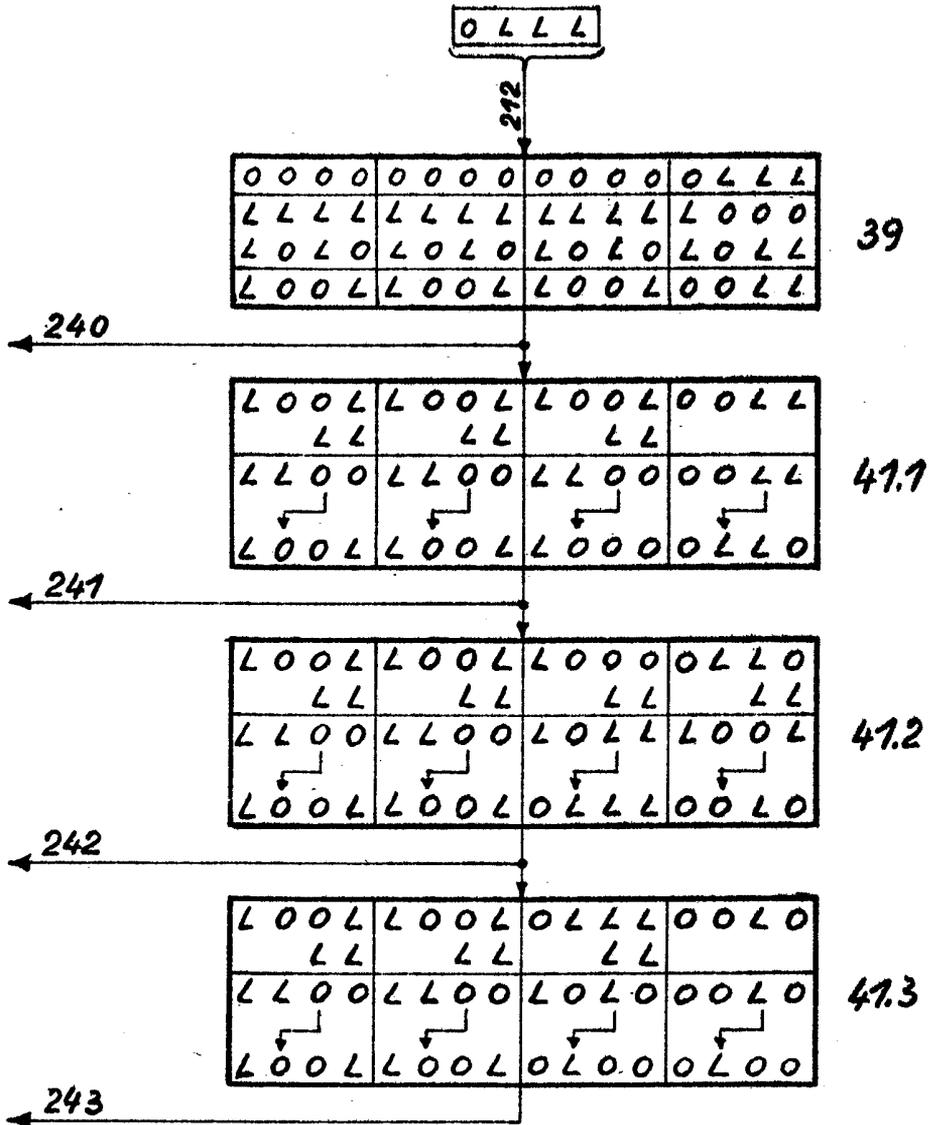


Fig. 24 a

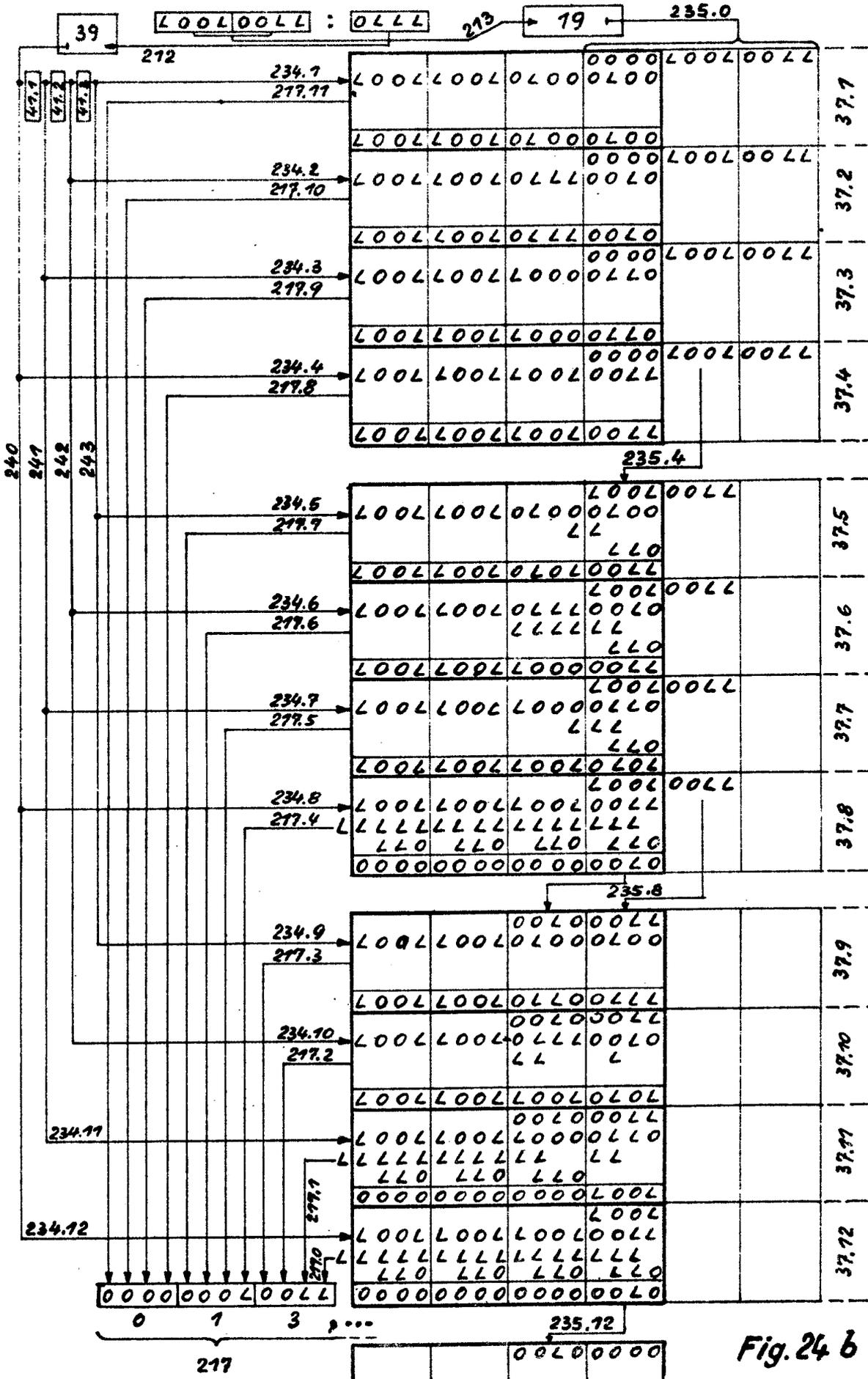


Fig. 24 b

Fig. 25

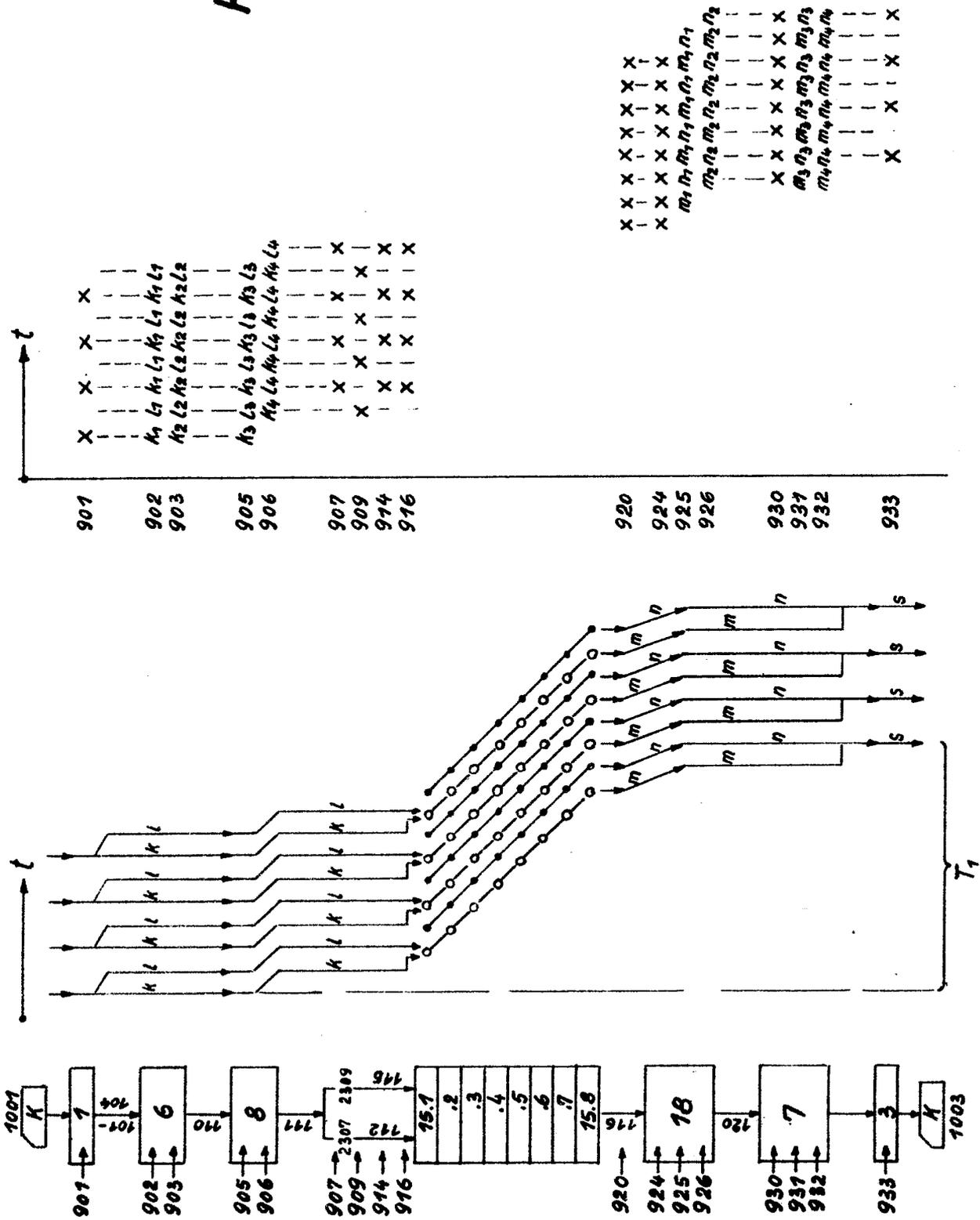


Fig. 26

